



UNIVERSIDADE FEDERAL DO TOCANTINS
CAMPUS DE PALMAS
CURSO DE GRADUAÇÃO EM ENGENHARIA ELÉTRICA

MARCOS DA SILVA COSTA

**PROJETO DE AMPLIFICADOR OPERACIONAL PARA ANÁLISE DE EMISSÕES
CONDUZIDAS E PRÉ-CONFORMIDADE EM DISPOSITIVOS ELETRÔNICOS**

Palmas/TO
2019

MARCOS DA SILVA COSTA

**PROJETO DE AMPLIFICADOR OPERACIONAL PARA ANÁLISE DE EMISSÕES
CONDUZIDAS E PRÉ-CONFORMIDADE EM DISPOSITIVOS ELETRÔNICOS**

Monografia foi avaliada e apresentada à UFT – Universidade Federal do Tocantins – Campus Universitário de Palmas, Curso de Engenharia Elétrica para obtenção do título de Bacharel em Engenharia Elétrica e aprovada em sua forma final pelo Orientador e pela Banca Examinadora.

Orientador: Prof. Dr. Humberto Xavier de Araujo

Palmas/TO
2019

Dados Internacionais de Catalogação na Publicação (CIP)
Sistema de Bibliotecas da Universidade Federal do Tocantins

C837p Costa, Marcos da Silva.

PROJETO DE AMPLIFICADOR OPERACIONAL PARA ANÁLISE DE EMISSÕES CONDUZIDAS E PRÉ-CONFORMIDADE EM DISPOSITIVOS ELETRÔNICOS. / Marcos da Silva Costa. – Palmas, TO, 2019.

98 f.

Monografia Graduação - Universidade Federal do Tocantins – Câmpus Universitário de Palmas - Curso de Engenharia Elétrica, 2019.

Orientador: Humberto Xavier de Araujo

1. Compatibilidade Eletromagnética. 2. Microeletrônica. 3. Amplificadores Operacionais. 4. Dispositivos Eletrônicos. I. Título

CDD 621.3

TODOS OS DIREITOS RESERVADOS – A reprodução total ou parcial, de qualquer forma ou por qualquer meio deste documento é autorizado desde que citada a fonte. A violação dos direitos do autor (Lei nº 9.610/98) é crime estabelecido pelo artigo 184 do Código Penal.

Elaborado pelo sistema de geração automática de ficha catalográfica da UFT com os dados fornecidos pelo(a) autor(a).

FOLHA DE APROVAÇÃO

MARCOS DA SILVA COSTA

PROJETO DE AMPLIFICADOR OPERACIONAL PARA ANÁLISE DE EMISSÕES CONDUZIDAS E PRÉ-CONFORMIDADE EM DISPOSITIVOS ELETRÔNICOS

Monografia foi avaliada e apresentada à UFT – Universidade Federal do Tocantins – Campus Universitário de Palmas, Curso de Engenharia Elétrica para obtenção do título de Bacharel em Engenharia Elétrica e aprovada em sua forma final pelo Orientador e pela Banca Examinadora.

Data de aprovação: ____ / ____ / ____

Banca Examinadora

Prof. Dr. Humberto Xavier de Araujo, Universidade Federal do Tocantins

Prof. Dr^a. Kathy Camila Cardozo Osinski Senhorini, Universidade Federal do Tocantins

Prof. Me. Eliel Poggi dos Santos, Universidade Federal do Tocantins

Palmas, 2019

*Agradeço a meu pai e a minha mãe por
percorrerem este longo caminho comigo
sempre acreditando nos meus objetivos.
Obrigado.*

AGRADECIMENTOS

Agradeço primeiramente a Deus por me acompanhar no dia a dia sempre me orientando.

Agradeço a meus pais e irmãos por sempre me apoiarem nas minhas decisões.

Agradeço a Larissa por me acompanhar nesta jornada, sempre sendo paciente nos momentos nublados.

Agradeço aos amigos que fiz durante essa jornada por me auxiliarem todos os dias.

Agradeço aos professores que sempre estiveram dispostos a compartilhar parte do seu conhecimento.

Agradeço a todos que fizeram parte diretamente ou indiretamente desta jornada.

RESUMO

A inovação tecnológica possibilitou que a rede elétrica atual se conectasse a diversos dispositivos eletrônicos diferentes. Os dispositivos eletrônicos atuais geram emissões conduzidas devido, em grande parte, por causa das fontes chaveadas na entrada destes dispositivos. Em virtude disso, todo dispositivo eletrônico é submetido a um teste de conformidade eletromagnética para verificar se tais emissões estão em níveis aceitáveis para não influenciar os dispositivos adjacentes e também verificar a capacidade de um dispositivo de resistir a essas emissões. Este procedimento é realizado em ambientes controlados e por este motivo tem um preço elevado. Com base nisto, na primeira fase deste projeto é desenvolvido uma plataforma alternativa de baixo custo para medição de emissões conduzidas com amplificadores operacionais. Para melhorar os sinais medidos na plataforma alternativa, é projetado na segunda fase, um amplificador operacional de Transcondutância (OTA) com baixa potência dissipada, um alto *slew rate* e uma baixa resistência de saída e em seu projeto é adotado a tecnologia 0,35 μ m da AustriaMicroSystem. A análise da plataforma alternativa indica que este dispositivo é capaz de aumentar a sensibilidade em comparação com dispositivos semelhantes do mercado. Desta forma para foram projetados 2 amplificadores operacionais para serem aplicados na plataforma alternativa, um com 5V de alimentação simétrica e outro com 3.3V de alimentação simétrica, nestes amplificadores é encontrado que a resistência de saída é menor que 1000 Ω e a potência dissipada é menor que 3 mW. Para melhorar a resistência de saída é projetado um circuito amplificador operacional de 2 estágios com buffer de saída que resultam em uma resistência de saída menor que 100 Ω .

Palavras-chaves: Compatibilidade Eletromagnética. Microeletrônica. Amplificadores Operacionais. Dispositivos Eletrônicos.

ABSTRACT

Technological innovation has enabled the current power grid to be connected to different electronic devices. Current electronic devices generate conducted emissions due, in large part, because of the switched sources at the input of these devices. Because of this, every electronic device is subjected to an electromagnetic compliance test to verify that such emissions are at acceptable levels so as not to influence adjacent devices and also to verify the ability of a device to resist such emissions. This procedure is performed in controlled environments and for this reason has a high price. Based on this, in the first phase of this project a low-cost alternative platform for measuring emissions conducted with operational amplifiers is developed. In order to optimize the signals measured in the alternative platform, an operational transconductance (OTA) amplifier with low dissipated power, a high slew rate and a low output resistance is designed in the second phase and in its design is adopted the technology 0.35 μm of AustriaMicroSystem. The analysis of the alternative platform indicates that this device is capable of increasing sensitivity compared to similar devices on the market. In this way, 2 operational amplifiers were designed to be applied in the alternative platform, one with 5V of symmetrical power supply and the other with 3.3V of symmetrical power, in these amplifiers it is found that the output resistance is less than 1000 Ω and the dissipated power is lower than 3 mW. To improve the output resistance a 2-stage operational amplifier circuit with output buffer is designed that results in an output resistance less than 100 Ω .

Key-words: Electromagnetic Compatibility. Microelectronics. Operational Amplifiers. Electronic devices.

LISTA DE ILUSTRAÇÕES

Figura 1 - Metodologia adotada.	20
Figura 2 - Transferência de energia conduzida.	22
Figura 3 - Modelagem da corrente em 2 condutores.	23
Figura 4 - Modelo de LISN 50 μ H.	27
Figura 5 - Impedância de entrada do LISN 50 μ H.	28
Figura 6 - Topologias dos LISN.	29
Figura 7 - Resistências Internas no Indutor L1.	30
Figura 8 - Ligação entre os equipamentos.	31
Figura 9 - Alocação de Equipamentos para ensaio de EC.	32
Figura 10 - Modelo de Amplificador Operacional.	33
Figura 11 - Circuito Não – Inversor.	35
Figura 12 - Circuito Inversor.	36
Figura 13 - Circuito Diferencial.	37
Figura 14 - Lingotes de Silício e Wafer.	42
Figura 15 - Reações Químicas.	45
Figura 16 - Etapas do processo de fabricação de um transistor bipolar.	46
Figura 17 - Modelo do Transistor Bipolar.	46
Figura 18 - Etapas 1 a 6.	47
Figura 19 - Etapas de 7 a 15.	48
Figura 20 - Etapas 16 a 21.	50
Figura 21 - Modelo de FET.	50
Figura 22 - Etapas do MOSFET 1 a 6.	52
Figura 23 - Etapas do MOSFET 7 a 15.	52
Figura 24 - Etapas do Mosfet 16 a 20.	54
Figura 25 - Modelo de Mosfet.	55
Figura 26 - Amplificador operacional de 3 estágios.	56
Figura 27 - Diagrama de Estágios.	57
Figura 28 - Fluxograma das Etapas do Circuito.	59
Figura 29 - Circuito Filtro de Ruído.	60
Figura 30 - (a) Carta de Smith e (b) Impedância de Entrada.	61
Figura 31 - Circuito analisador de ruído.	63
Figura 32 - Circuito Isolador - (a) Carta de Smith e (b) Impedância de Entrada.	63
Figura 33- Circuito Isolador - (a) Perda por Retorno (S_{11}) e (b) - Ganho (S_{21}).	64
Figura 34 - Circuito Diferencial e Somador.	65
Figura 35 – (a) Ganhos de Modo Comum e (b) Modo Diferencial.	66
Figura 36 – <i>Layout</i> : Circuito Estabilizador de Rede.	67
Figura 37 - <i>Layout</i> Circuito Amplificador.	67
Figura 38 – Atributos do amplificador de 2 estágios.	69
Figura 39 - Amplificador Projetado A com 5V de alimentação.	74
Figura 40 - Amplificador Projetado B com 3,3V de alimentação.	74
Figura 41 – Amplificador A com 5V - (a) Impedância de Entrada, (b) Impedância de Saída.	75
Figura 42– Amplificador B com 3,3V - (a) Impedância de Entrada (b) Impedância de Saída.	75
Figura 43 - Amplificador de 2 estágios com Saída Buffer.	77
Figura 44 - Amplificador A com Buffer na Saída.	78
Figura 45 - Amplificador B com Buffer na Saída.	78
Figura 46 - Amplificador A com Buffer.	79
Figura 47 - Amplificador B com Buffer.	79
Figura 48 - CISPR22: Classe A emissão conduzida.	88

Figura 49 - CISPR22: Classe B Emissão Conduzida.	88
Figura 50 - CISPR14: Nos terminais de alimentação.....	89
Figura 51 - CISPR14: nos terminais da carga.	89
Figura 52 - VDE: Interferências Conduzidas.	90
Figura 53 - FCC: Interferências Conduzidas.....	91
Figura 54 - Resultado do Algoritmo para 3,3V	96
Figura 55 - Resultado do Algoritmo para 5V	97

LISTA DE TABELAS

Tabela 1 - Órgãos Normalizadores.....	24
Tabela 2 - Características para Alimentação Dupla e Simples.....	38
Tabela 3 - Dimensionamento dos Componentes Passivos	60
Tabela 4 - Faixa de Parâmetros definido	70
Tabela 5 - Parâmetros Fixos	70
Tabela 6 - Dimensões do Amplificador A para 5V com $L = 0,35 \mu\text{m}$	73
Tabela 7- Dimensões do Amplificador B para 3.3V para $L = 0,35 \mu\text{m}$	74
Tabela 8 - Características Finais - Amplificador A	80
Tabela 9 - Características Finais - Amplificador B	80
Tabela 10 - Parâmetros para modelagem típica para CMOS, utilizando a tecnologia $0.8 \mu\text{m}$ <i>silicon-gate bulk CMOS</i>	91
Tabela 11 - Dados da AustriaMicroSystem.....	92

LISTA DE ABREVIATURAS E SIGLAS

EMI	Interferência Eletromagnética
EMS	Susceptibilidade Eletromagnética
EC	Compatibilidade Eletromagnética
FCC	Comissão Federal de Comunicações
EC	Comissão Europeia
IEC	Comissão Eletrotécnica Internacional
CISPR	Comité Especial Internacional das Perturbações Radioelétricas
OTA	Amplificador Operacional de Transcondutância
AmpOP.	Amplificador Operacional
TJB	Transistor de Junção Bipolar
FET	Transistor de Efeito de campo
MOS	Semicondutor de Metal-óxido
CMOS	Semicondutor de Metal-óxido complementar
N-MOS	Semicondutor de Metal Óxido tipo N
P-MOS	Semicondutor de Metal Óxido tipo P
CMRR	Taxa de Rejeição de modo comum
PSRR	Taxa de Rejeição de Tensão de Alimentação
UFT	Universidade Federal do Tocantins
LISN	Linha de Estabilização de Impedância

LISTA DE SÍMBOLOS

<i>I</i>	<i>Limite de Bulk</i>
2ϕ	<i>Potência de superfície em forte inversão</i>
<i>AMPi</i>	<i>Amplificador ith.</i>
<i>b</i>	<i>Base do transistor TJB</i>
<i>b</i>	<i>Body do MOSFET ou FET</i>
<i>c</i>	<i>Coletor do transistor TJB</i>
<i>Ci</i>	<i>Capacitor Ith.</i>
<i>d</i>	<i>Drain do MOSFET ou FET</i>
<i>e</i>	<i>Emissor do transistor TJB</i>
<i>g</i>	<i>Gate do MOSFET ou FET</i>
<i>Ge</i>	<i>Germânio</i>
<i>gm</i>	<i>Condutância</i>
<i>GND</i>	<i>Terra</i>
<i>Li</i>	<i>Indutor ith.</i>
<i>K</i>	<i>Transcondutância em saturação</i>
<i>Mi</i>	<i>Transistor Ith.</i>
<i>N</i>	<i>Nitrogênio</i>
<i>O</i>	<i>oxigênio</i>
<i>Ri</i>	<i>Resistor Ith.</i>
<i>s</i>	<i>source</i>
<i>Si</i>	<i>Silício</i>
<i>Vcc</i>	<i>Tensão de Alimentação positiva</i>
<i>Vdd</i>	<i>Tensão de Alimentação negativa</i>
<i>Vin(-)</i>	<i>Entrada inversora</i>
<i>Vin(+)</i>	<i>Entrada não inversora</i>
<i>Vout</i>	<i>Tensão de Saída</i>
λ	<i>Largura de modulação do canal</i>

SUMÁRIO

1	INTRODUÇÃO	15
1.1	Problema de monografia.....	17
1.1.1	Hipótese	17
1.1.2	Delimitação de Escopo	17
1.1.3	Justificativa.....	17
1.2	Objetivos.....	18
1.2.1	Objetivo Geral	18
1.2.2	Objetivos Específicos	18
1.3	Metodologia.....	19
1.4	Estrutura da monografia	20
2	FUNDAMENTAÇÃO TEÓRICA.....	21
2.1	Teoria de Compatibilidade Eletromagnética	21
2.1.1	Interferência Eletromagnética - EMI.....	21
2.1.2	Suscetibilidade Eletromagnética - EMS	21
2.1.3	Modelagens.....	21
2.1.4	Correntes de Modo Comum e Modo Diferencial	23
2.2	Padronizações e Normatizações	23
2.2.1	<i>Federal Communications Commission</i> – FCC	24
2.2.2	<i>European Commission</i> – EC	24
2.2.3	<i>Internacional Electrotechnical Commission</i> – IEC.....	24
2.2.4	Normas Utilizadas	25
2.2.5	CISPR 22	26
2.3	LISN.....	27
2.3.1	Tipos de LISN	29
2.3.2	Construção do Indutor	30
2.3.3	Arranjo do sistema de verificação para medição de emissões conduzida	31
2.4	Amplificador Operacional	32
2.4.1	Conceitos Iniciais	33
2.4.2	Circuitos com realimentação	35
2.4.3	Alimentação em amplificadores Operacionais	37
2.4.4	Análise característica dos amplificadores operacionais segundo DataSheet.....	39
2.4.5	Projeto do Amplificador Operacional	41
2.4.6	Técnicas de fabricação de semicondutores.....	42
2.4.7	Principais Tecnologias de Transistores	45
2.4.8	Teoria de design.....	55
2.5	Matriz de Espalhamento	58
3	PROJETO E SIMULAÇÃO DA PLATAFORMA ALTERNATIVA.....	59

3.1 Fase 1: Circuito Estabilizador de Rede	59
3.1 Fase 2: Circuitos Isoladores.....	62
3.2 Fase 3: Circuito Somador e Diferencial.....	65
4 PROJETO DO AMPLIFICADOR OPERACIONAL	69
4.1 Definição dos parâmetros	69
4.2 Simulações e Resultados.....	73
4.3 Amplificador de 2 estágios com Buffer.....	76
5 CONSIDERAÇÕES FINAIS.....	81
5.1 Trabalhos futuros	82
6 CONCLUSÃO.....	83
REFERÊNCIAS	84
APÊNDICE A – PARÂMETROS DE REFERÊNCIA	88
APÊNDICE B – PARÂMETROS UTILIZADOS	91
APÊNDICE C – ALGORITMO.....	92

1 INTRODUÇÃO

Com o crescente aumento da eletrônica a partir da década de 70, surgiu a necessidade de padronizar as conexões entre os dispositivos eletrônicos a fim de evitar o mal funcionamento devido a interferência que um dispositivo causa em outro. A influência que o dispositivo pode causar em outro, pode variar de acordo com as grandezas das emissões de energia eletromagnética existentes em sistemas eletrônicos (ARAÚJO, 2017). Essas grandezas são relativas de acordo com os tipos de aplicações destes dispositivos, em razão disso, diversas entidades foram criadas para regularizar as emissões que esses tipos de dispositivos eletrônicos podem transmitir. A categorização dos dispositivos é feita de acordo com a finalidade, dentre essas podem ser citadas: dispositivos residenciais, dispositivos para tecnologia da informação, equipamentos médicos, dispositivos militares ou dispositivos embarcados. Para cada uma dessas classes existem limites de emissões que os dispositivos podem lançar nos sistemas eletrônicos, definidos principalmente pela Comissão Internacional Eletrotécnica (IEC), Comissão Federal de Comunicações (FCC) e a Comissão Europeia (EC) (OTT, 2011).

Além da categorização dos tipos de equipamentos de acordo com suas finalidades, a compatibilidade eletromagnética é a união entre a interferência eletromagnética e a susceptibilidade eletromagnética. Ambas transmitem a relação que os dispositivos têm com a energia eletromagnética em forma de ruído que percorre os sistemas eletrônicos, sendo a primeira a energia transmitida de um dispositivo para o resto do sistema, e a segunda a sensibilidade que um dispositivo deste sistema tem em receber a energia eletromagnética. Geralmente, essas duas grandezas são medidas em relação ao mesmo dispositivo a fim de verificar se este dispositivo segue os padrões estabelecidos mundialmente (OTT, 2011).

Os ambientes residenciais e profissionais estão evoluindo para ambientes com tecnologia inovadora, o aumento na utilização destes dispositivos traz uma experiência mais cômoda e eficaz, tornando as atividades diárias mais práticas. Nas últimas décadas, o uso de computadores pessoais, televisões *Smart*, e dispositivos móveis cresceu exponencialmente, enquanto a utilização de eletrodomésticos conectados à internet está crescendo nos últimos anos, a este respeito Teruel e Filho (2007) declara:

Soluções de automação residencial utilizam equipamentos microcontrolados que interagem entre si através de meios de comunicação homogêneos ou heterogêneos, trocando informações e tomando decisões orientadas ao usuário para assegurar conforto, segurança e bem-estar. (p. 1).

Seguindo esse avanço o próximo horizonte é a conexão de todos os sistemas de geração nas redes *Smartgrids*. Essas redes têm como ideal a união dos sistemas elétricos de distribuição,

geração e micro geração em uma única rede interligada, para que dessa forma seja mais eficiente. Com isso, surgem diversos problemas pertinentes a compatibilidade eletromagnética, EMC (inglês - *Electromagnetic Compatibility*), onde a completa implementação das redes *Smartgrids*, necessita da disseminação das tecnologias de energias renováveis, *Smart Meters*, usinas de cogeração, casas inteligentes dentre outras tecnologias importantes para este conceito. Dessa forma, com a crescente mudança tecnológica nas formas de como recebemos nossa energia, a conexão desses sistemas necessita ser a prova de falhas, ou seja, necessita de um estudo sólido sobre a EMC dos equipamentos eletrônicos inseridos no sistema (ARAÚJO et al., 2017).

A verificação necessária para validar se um dispositivo atende os limites de emissões é diferenciado basicamente se as emissões são radiadas ou conduzidas. O estudo de dispositivos eletrodomésticos conectados à rede elétrica tem como ênfase as emissões conduzidas, é possível através da *Line Impedance Stabilization Network*, LISN, essa técnica permite a verificação e comparação entre os limites dos padrões propostos pelos órgãos reguladores.

O desenvolvimento de dispositivos eletrônicos é realizado constantemente para atender a necessidades de mercado. O grande problema é o tempo de aprovação que leva para viabilizar um equipamento de acordo com as normas vigentes. Porém, esse tempo pode aumentar se o dispositivo for reprovado, para evitar tal acontecimento a técnica de verificação do LISN é bastante utilizada na análise do dispositivo em desenvolvimento, essa prática tem como objetivo a redução do tempo de desenvolvimento e do custo na prática de re-teste de conformidade com a padronização (MONTROSE; NAKAUCHI, 2004).

O teste de pré-conformidade realizado pelo LISN, requer um equipamento preciso para verificação das emissões. Assim, a pesquisa em torno de soluções alternativas para medição de emissões conduzidas é elaborada em diversos trabalhos como o de (HEDAYATI; JOHN, 2013), onde é construído um LISN de baixo custo com equipamentos encontrados em laboratório, refletindo um valor correspondente a 5% do valor do LISN comercial certificado. Neste trabalho é desenvolvido uma plataforma alternativa para medição de emissões conduzidas com a implementação de um amplificador operacional específico para esta aplicação.

A fim de obter resultados satisfatórios e de baixos custos a aplicação de amplificadores operacionais, traz uma alternativa para medição das emissões conduzidas em dispositivos eletrônicos. Portanto, esse amplificador deve atender os requisitos de EMC para evitar ruídos internos que se propaguem para o resto do circuito. Logo, este trabalho propõe o desenvolvimento de amplificadores operacionais de transcondutância específicos para testes de emissões conduzidas através de uma plataforma alternativa de medição.

1.1 Problema de monografia

O aumento de tecnologias diferentes conectadas a rede elétrica implica em maior volume de ruído sendo enviado à rede elétrica. Com base nesta premissa, o problema é reduzir a emissão de ruído que os novos dispositivos eletrônicos emitem. A complexidade em solucionar este problema está na grande variedade de dispositivos conectados à rede, desta forma este trabalho propõe solucionar um aspecto deste problema.

Medir as emissões conduzidas durante o processo de projeto dos dispositivos eletrônicos é uma metodologia amplamente utilizada e regulamentada, porém é comum existir dispositivos que emitem ruídos no limiar destas regulamentações e por este motivo, podem ser aprovados para comercialização. A partir disto, melhorar a medição no ato do projeto de dispositivos eletrônicos pode resultar em dispositivos menos ruidosos no mercado.

1.1.1 Hipótese

A aplicação de amplificadores operacionais na análise das emissões conduzidas pode melhorar a sensibilidade do dispositivo construído quando comparado aos dispositivos existentes no mercado, e com isso, oferecer uma melhor discriminação na liberação de dispositivos para o mercado.

1.1.2 Delimitação de Escopo

Neste trabalho foi projetado uma plataforma alternativa para medição de emissões conduzidas limitada a aplicação em dispositivos eletrodomésticos e portáteis. De forma semelhante, o amplificador operacional a ser dimensionado será projetado para atender essas características.

1.1.3 Justificativa

Concomitante a necessidade de dispositivos eletrônicos mais seguros aliado à crescente demanda de redes interligadas surge a necessidade de se construir dispositivos cada vez mais robustos e que não apresentem falhas aos circuitos interligados a esses dispositivos.

Diante disso, à aplicação de testes de conformidade eficientes é importante para tornar os dispositivos sob teste (DUT) menos sensíveis aos ruídos e reduzir os custos de desenvolvimento que a EMC necessita para validação para que atenda aos padrões nacionais e internacionais.

Com isso, a melhoria das técnicas de medição das emissões conduzidas é de fundamental importância para o desenvolvimento e aperfeiçoamento dos dispositivos eletrônicos. Por isso, foi idealizado a construção de uma plataforma alternativa para medição de emissões conduzidas através da utilização de amplificadores operacionais (AmpOP's) para melhorar as medições realizadas por este dispositivo em comparações com os existentes no mercado.

Esta plataforma funciona fazendo a medição do ruído de modo diferencial e de modo comum. O ruído de modo diferencial por ter uma grandeza pequena é desprezado, assim as normas internacionais avaliam apenas o ruído de modo comum para validação de dispositivos eletrônicos. No entanto, a medição desses ruídos em conjunto é útil para o projeto de filtros de potência, que tem como finalidade a eliminação dos ruídos no dispositivo, ou seja, será feito um dispositivo que possibilite a medição, análise e projeto de um filtro que diminua o ruído proveniente de um dispositivo além de realizar o teste de pré conformidade EMC. Logo, a utilização de amplificadores torna-se capaz de fazer da plataforma uma técnica de medição eficiente, necessitando apenas de AmpOP's construídos para esta finalidade. Com isso, este trabalho propõe a construção conjunta da plataforma alternativa para medição de emissões conduzidas e do *design* de um amplificador operacional compatível para esta aplicação.

1.2 Objetivos

1.2.1 Objetivo Geral

Projetar um amplificador operacional específico para implementação em testes de pré conformidade, onde foi implementado especificamente em um projeto de plataforma alternativa de medição de emissões conduzidas que irá medir os níveis de ruído de modo comum e modo diferencial.

1.2.2 Objetivos Específicos

Fase I:

1. Projeto de um circuito de medição para medições conduzidas;

2. Comparar através do uso de ferramentas computacionais as características do circuito projetado com as características mínimas definidas em projeto, otimizando se necessário;
3. Construir o circuito eletrônico de medição e o comparar com equipamentos típicos do mercado;
4. Realizar a análise qualitativa em relação ao custo versus desempenho do dispositivo eletrônico.

Fase II:

5. Projeto de um amplificador operacional específico para uso na Plataforma Alternativa de Medição;
6. Analisar os resultados para o amplificador operacional projeto versus as características dos amplificadores encontrados no mercado.
7. Definir o *layout* interno que o circuito integrado do amplificador operacional irá ter através de uso computacional.

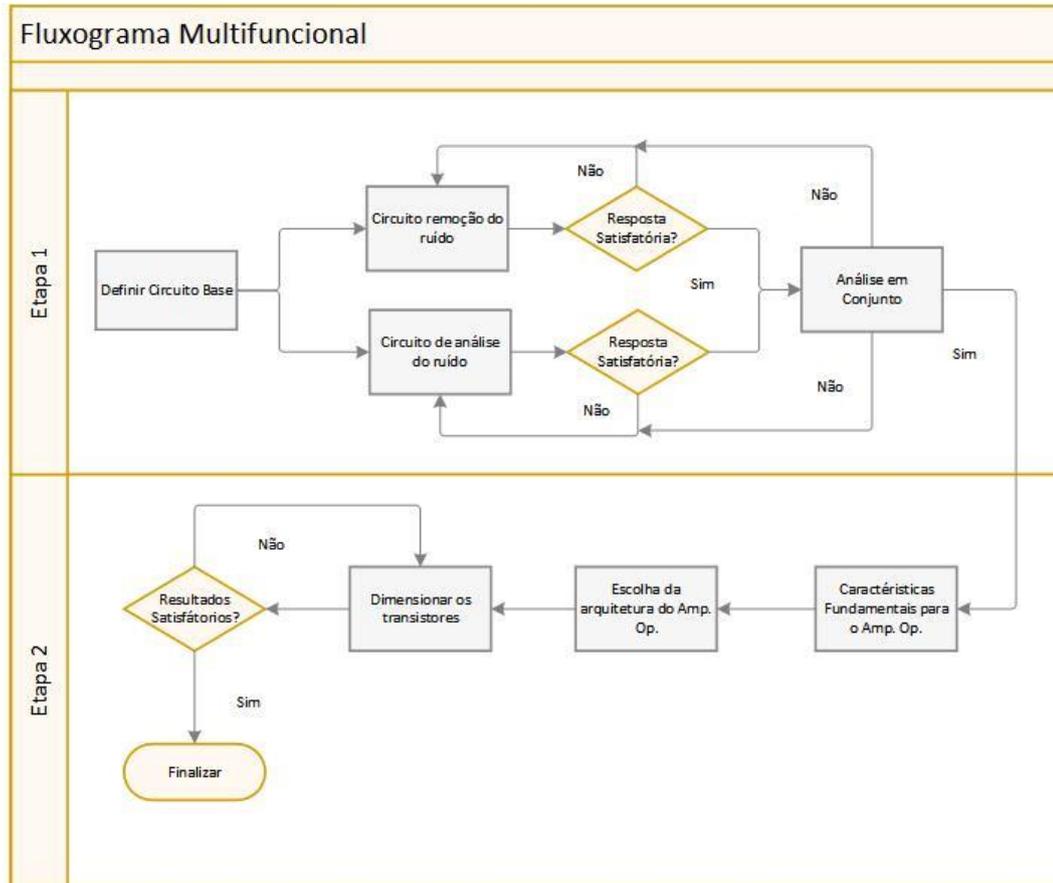
1.3 Metodologia

Para melhorar o processo de dimensionamento e escolha dos componentes, as etapas do projeto podem ser separadas, solucionadas individualmente e posteriormente analisadas em conjunto, este processo é discutido por (RESSLER, 1984), e visto posteriormente neste trabalho. A pesquisa foi construída em duas etapas, onde cada uma tem objetivo, meta e função específica.

A primeira etapa tem como objetivo o projeto da plataforma alternativa de medição através do uso de amplificadores operacionais, enquanto que a segunda etapa consiste em utilizar os conceitos definidos na etapa 1 e projetar um amplificador operacional compatível com à aplicação em circuitos de medição. Para exemplificar este raciocínio foi desenvolvido o diagrama da Figura 1, nele identifica-se as etapas e seus passos respectivos.

Aliado às duas etapas que existem nos circuitos de realimentação do processo de *design* o objetivo deste trabalho pode ser alcançado através da otimização dos resultados até um ponto ótimo.

Figura 1 - Metodologia adotada.



Fonte: Elaborado pelo Autor, (2019).

1.4 Estrutura da monografia

Para melhor compreensão dos temas abordados nos projetos proposto será abordado a seguir a fundamentação teórica utilizado para o projeto das plataformas alternativas e para projeto dos amplificadores operacionais.

Com isso, primeiramente é abordado a compatibilidade eletromagnética, incluindo suas definições, normativas, equipamentos utilizados e por fim, as técnicas de medição para emissões conduzidas sugeridas pelas comissões internacionais de padronização. Na segunda parte do referencial teórico é abordado os temas que foram necessários para o projeto do amplificador operacional, para que o leitor compreenda principalmente as definições que foram utilizadas para a escolha do amplificador operacional e para seu projeto.

2 FUNDAMENTAÇÃO TEÓRICA

2.1 Teoria de Compatibilidade Eletromagnética

A compatibilidade eletromagnética (EMC) é a capacidade que um sistema microeletrônico ou eletrônico possui para funcionar em um meio eletromagnético sem ser fonte de poluição para este meio (OTT, 2011) e sem estar suscetível a poluição de outros dispositivos. A compatibilidade eletromagnética é definida pela interferência eletromagnética (EMI), e pela suscetibilidade eletromagnética (EMS). A emissão de energia no ambiente eletromagnético é composta pela energia radiada e conduzida (MONTROSE, 2014).

2.1.1 Interferência Eletromagnética - EMI

A interferência eletromagnética degrada o desempenho de um circuito ou sistema elétrico devido o ruído eletromagnético (WENTWORTH, 2005), logo consiste na emissão de energia a partir de um sistema eletrônico que pode influenciar nos demais sistemas eletrônicos ou desestabilizar a rede elétrica adjacente. A EMI pode ser caracterizada como a radiação de energia por um elemento radiador por exemplo: rádios, dispositivos móveis, televisores, e demais dispositivos que receba informação através de um sinal eletromagnético radiado. A interferência conduzida é a energia transmitida através de uma linha de alimentação a partir de um sistema eletrônico interferindo em sistemas adjacentes. (MONTROSE; NAKAUCHI, 2004).

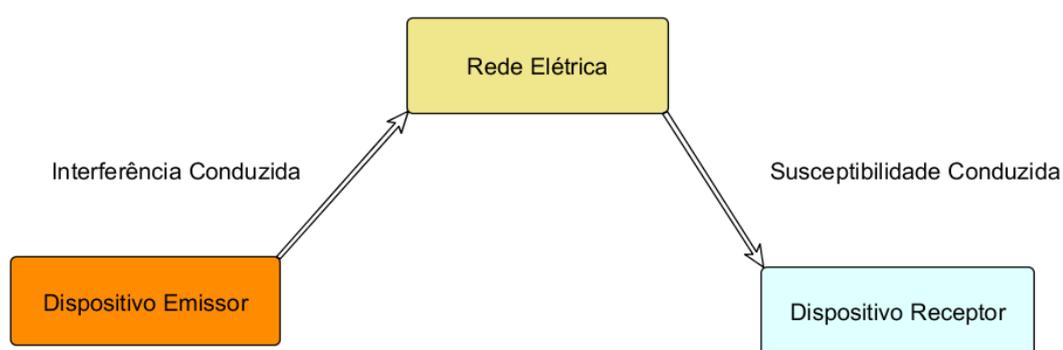
2.1.2 Suscetibilidade Eletromagnética - EMS

A propensão que um dispositivo eletrônico tem em receber emissões conduzidas a partir dos sistemas eletrônicos ligados à rede elétrica, é conhecida como susceptibilidade eletromagnética. Este conceito pode ser dividido em susceptibilidade conduzida, que é a capacidade que um dispositivo tem de receber emissões de energia eletromagnéticas a partir da rede elétrica pelas linhas de alimentação e a susceptibilidade radiada que igualmente possui a capacidade de receber energia eletromagnética radiada (ARAUJO et al., 2017).

2.1.3 Modelagens

O desenvolvimento e análise das emissões de energia podem ser modeladas considerando a categoria e a forma que a energia é transmitida para outro dispositivo. Assim, uma modelagem pode ser feita ao considerar três sistemas elétricos básicos, sejam eles a rede elétrica, o dispositivo emissor e o dispositivo receptor de energia visto na Figura 2 como menciona (POLJAK, 2007). Os modelos adotados para análise são definidos por (MONTROSE, 2004).

Figura 2 - Transferência de energia conduzida.



Fonte: Elaborado pelo Autor, (2019)

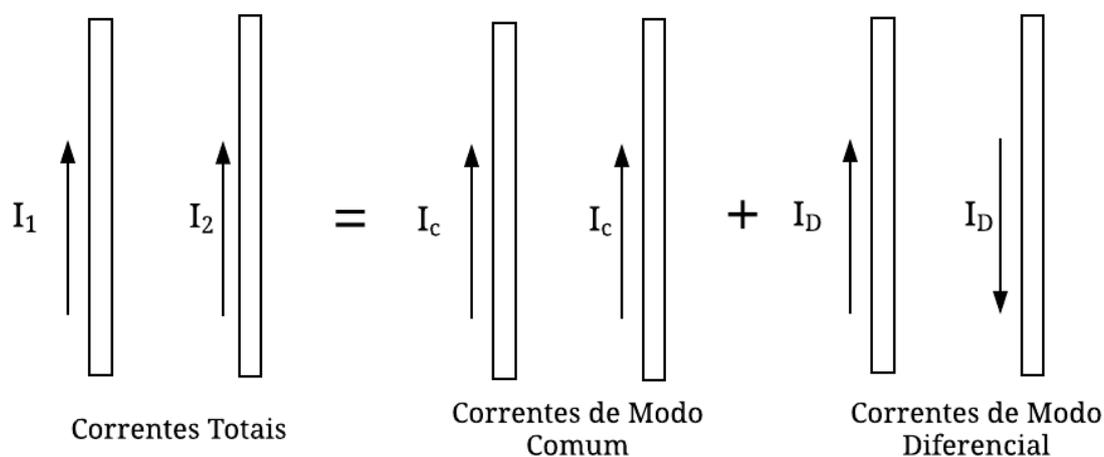
Segundo (MONTROSE, 2004), os itens associados à interferência eletromagnética podem ser distinguidos em fonte de ruído, meio de propagação e receptor. A fonte de ruído é o sistema eletrônico que irá produzir a energia eletromagnética e transmiti-la para os sistemas adjacentes através dos meios de propagação, tendo os elementos receptores no final deste sistema absorvendo essa energia, desta forma pode-se comparar esta modelagem a que (POLJAK, 2007) estabelece. A fonte de ruído pode ser: terrestre, extraterrestre, comunicações, industrial, soldas industriais, medicinais, domésticos e computacionais.

Os meios de propagação podem ser distribuídos em *Far Field*, *Near Field* e Conduzidos. O aspecto desta pesquisa abrange os meios conduzidos de transmissão, desta forma eles podem ser distribuídos em sistemas de potência, sistemas eletrônicos e *Ground loops*. Elementos receptores recebem as energias emitidas pelas fontes de ruído após percorrer os meios de propagação, sendo os elementos mais comuns: sistemas biológicos, sistemas de comunicação, industriais, medicinais e dispositivos computacionais.

2.1.4 Correntes de Modo Comum e Modo Diferencial

Os sistemas de propagação conduzida são modelados presumindo condutores carregados em certas frequências, e dimensões predeterminadas. Com isso na Figura 3 é abordado o modelo teórico baseando-se em dois condutores, onde existe a presença das correntes de modo comum e modo diferencial.

Figura 3 - Modelagem da corrente em 2 condutores.



Fonte: Elaborado pelo Autor, (2019)

As correntes nos condutores de fase e neutro são definidas nas equações 1 e 2, como a junção das correntes de modo comum e modo diferencial.

$$I_1 = I_c + I_d \quad (1)$$

$$I_2 = I_c - I_d \quad (2)$$

2.2 Padronizações e Normatizações

A fim de regular e normatizar os limites de emissões e conduções produzidos por equipamentos eletrônicos existem órgãos que regulamentaram esses limites. A abrangência de cada órgão é referida na Tabela 1.

Tabela 1 - Órgãos Normalizadores.

Abreviação	Nome	Abrangência
CENELEC	Comitê Europeu de Normatização Eletrotécnica	Comunidade Europeia
CISPR	Comitê Internacional Especial de Perturbações Radioelétricas	Internacional
FCC	Comissão Federal de Comunicações	Estados Unidos
VCCI	Conselho de Controle Voluntário para Interferência	Japão
VDE	União Eletrotécnica Alemã	Alemanha

Fonte: Elaborado pelo Autor, (2019)

2.2.1 *Federal Communications Commission – FCC*

A FCC é uma comissão que regulariza as comunicações interestaduais e internacionais de rádio, televisão, a cabo e via satélite no território norte americano. É uma agência que responde apenas ao congresso norte americano e que pode gerenciar as comunicações através de leis e regularizações. (COMMISSION, 2019)

2.2.2 *European Commission – EC*

Este comitê semelhante ao FCC é responsável pela fiscalização e definição de normatizações na Europa, além de ser porta-voz na divulgação de diversos trabalhos científicos. Além disso, o comitê difunde informações no continente Europeu a fim de alcançar melhores práticas e modelos para produção de tecnologia (EUROPEAN, 2019).

2.2.3 *International Electrotechnical Commission – IEC*

Este comitê representa o interesse global nas aplicações de eletrotécnicas, onde cada representante deste comitê tem uma nacionalidade no âmbito de companhias, indústrias, agências de pesquisa, de regularização ou governamental (IEC, 2019).

A IEC é responsável atingindo mais de 97 % da população do mundo, através de suas pesquisas e padronizações. Além de trabalhar junto as agências nacionais e internacionais de patentes, espalhando a importância de se fazer padronizações.

O subcomitê CISPR ou Internacional *Special Committee on Radio Interference*, este comitê fiscaliza as comunicações acima de 9 kHz, oferecendo proteções para recepção radio devido a fonte de interferência, como eletrodomésticos, indústria, equipamentos científicos ou eletro médicos de RF, receptores de rádio fusão (som e TV) e outros equipamentos de TI (IEC, 2019).

2.2.4 Normas Utilizadas

As normas específicas referentes a IEC/CISPR's (IEC, 2019).

- IEC 61.000-1-1 - Aplicação e interpretação de termos e definições consideradas básicos para a EMC;
- IEC 61.000-6-3 - Recomendações para a emissão de equipamentos elétricos e eletrônicos utilizados em ambientes residenciais, comerciais e indústrias de pequeno porte;
- CISPR 12 - Veículos, Barcos e equipamentos que utilizam faíscas como meio de ignição;
- CISPR 13 - Equipamentos de som, televisores e receptores de rádio;
- CISPR 15 – Limites e métodos de medição das características de rádio interferência de lâmpadas fluorescentes e luminárias;
- CISPR 16.1 – Métodos e especificações de equipamentos para medição de perturbações radioelétricas e imunidade, Parte 1: Equipamentos de medição;
- CISPR 22 – Limites e métodos para equipamentos de tecnologia da informação.

Entre outras normas importantes, temos as normas brasileira, alemã e estadunidense, respectivamente:

ABNT NBR IEC 61000-4-3 - Limites e métodos de medição de rádio perturbações em equipamentos para tecnologia da informação (ABNT, 2019).

VDE 0871 - Métodos de medidas e limites máximos para EMI geradas por equipamentos industriais, científicos e eletro médicos (VDE, 2019)

MIL STD 461 - Requerimentos e limites de teste para medição e determinação das características da interferência eletromagnética (Emissão ou Susceptibilidade) em equipamentos eletrônicos, elétricos e eletromecânicos (FCC, 2019)

Para o cumprimento do objetivo desta pesquisa, foram utilizadas as padronizações criadas pela IEC e seu subcomitê CISPR como referência regulatória. Em relação a compatibilidade eletromagnéticas temos:

- Emissões Radiadas (CISPR);
- Emissões Conduzidas (CISPR);
- Suscetibilidade Eletromagnética (IEC 61000), esta norma define os parâmetros relacionados a:
 - Imunidade de emissão eletromagnética radiada;
 - Imunidade para ruído conduzido;
 - Descarga Eletrostática;
 - Transientes Elétricos Rápidos;
 - Surtos;
 - Interrupções Rápidas e variações de cargas.

2.2.5 CISPR 22

A (CISPR22 et al., 1997) define os padrões de emissões provenientes de equipamentos da tecnologia da informação, no qual esses dispositivos têm a função de entrada, saída, armazenamento, *switch* ou controle de informação, desde que não tenham uma tensão de alimentação superior a 600V. Desta forma, os principais dispositivos encontrados são: roteadores, telefones, televisões a LED ou a tubo, modem e *switches*.

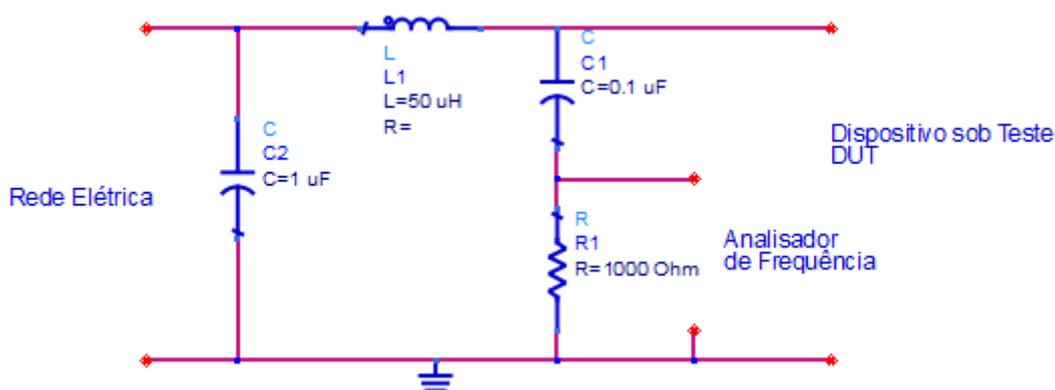
Segundo a (CISPR22 et al., 1997) existem duas classes de dispositivos respectivamente: Classe A e Classe B. Os dispositivos Classe B são todo dispositivo que não tenha local fixo para uso, como os que comportam baterias. Dispositivos de telecomunicação que são alimentados por redes de comunicação e computadores pessoais e auxiliares.

Os dispositivos classe A são todos os dispositivos não categorizados na classe B que respeitam os limites de emissões da Classe A, mas não os limites da Classe B. Desta forma esses dispositivos devem ser vendidos com advertências, informando a possibilidade de interferências eletromagnéticas no ambiente doméstico. Os limites de emissão definidos estão no apêndice A, sendo representados em função da frequência versus a tensão em $\text{dB}\mu\text{V}$.

2.3 LISN

O LISN ou do inglês *Line Impedance Stabilization Network*, é um dispositivo utilizado no teste de emissões conduzidas propagadas por dispositivos eletrônicos. Durante este teste, o LISN é localizado entre o DUT e a rede elétrica, sendo sua principal função oferecer um caminho alternativo para as emissões conduzidas que percorrem as linhas de transmissão, fase e neutro. O modelo básico do LISN visto na Figura 4, é a representação do modelo de LISN conhecido como $50\ \mu\text{H}$, utilizado para medição de emissão conduzida, através do *Advanced Design System (ADS)* da Agilent.

Figura 4 - Modelo de LISN $50\ \mu\text{H}$.



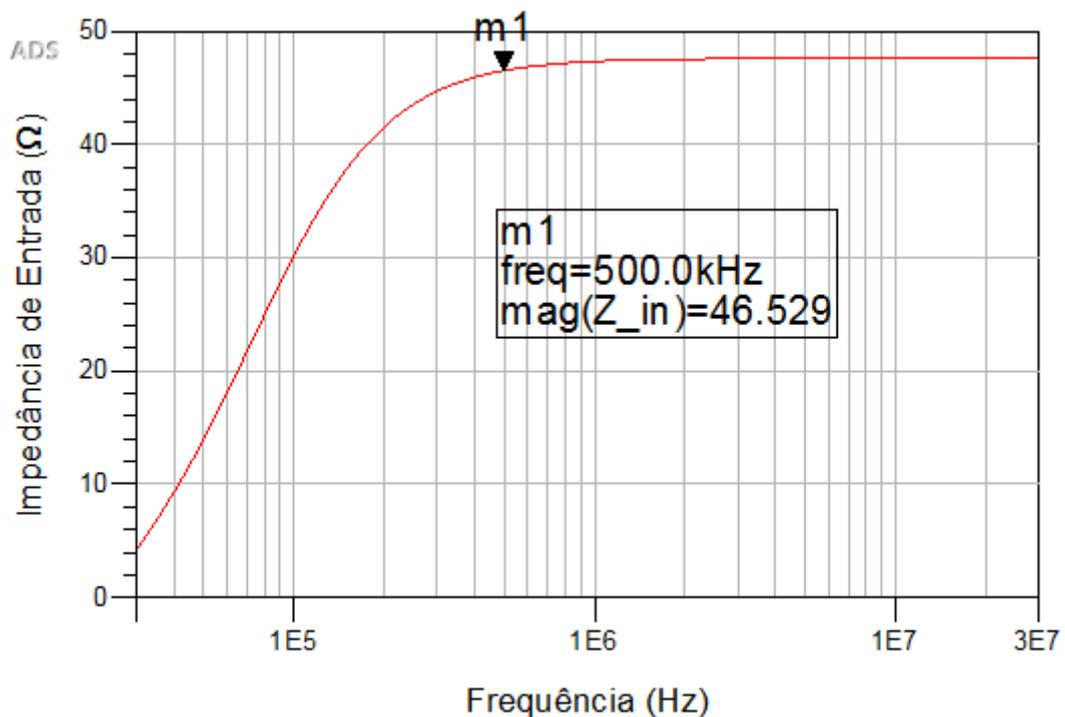
Fonte: Elaborado pelo Autor, (2019)

No LISN, o Capacitor C_2 é utilizado como acoplador entre a linha de alimentação e o analisador de espectro. O resistor de $1000\ \Omega$, é utilizado para descarregar o capacitor quando o analisador de frequência for retirado do LISN.

Durante o teste de emissão é considerado que o analisador de espectro tem uma impedância de entrada de $50\ \Omega$, portanto é considerado como modelo um resistor de mesmo valor em paralelo com o resistor R_1 .

Neste modelo a impedância equivalente vista pelo DUT, é o gráfico representado pela Figura 5. De acordo com (OTT, 2011), considerando que o capacitor C_1 é ideal, a faixa de frequência do circuito é de 0,15 a 30 MHz, onde abaixo deste valor a impedância diminui consideravelmente. Como é considerado para análise a resposta quando a impedância é próxima a 50Ω ou acima de 46Ω , a faixa de frequência que este modelo analisa é de 500 kHz até 30 MHz. Esta faixa de operação é aplicada para certos tipos de equipamentos de acordo com os órgãos de regulação (IEC, 2019).

Figura 5 - Impedância de entrada do LISN 50 μ H.



Fonte: Elaborado pelo Autor, (2019)

A partir da análise destes circuitos e dos conceitos de correntes de modo comum e modo diferencial vistos nas equações 1 e 2, é possível encontrar essas correntes, ao considerar o sistema ideal representado pela impedância de entrada, de um circuito composto por fase-neutro-terra. As correntes de modo comum e modo diferencial são representadas nas equações 3 e 4.

$$I_l = \frac{1}{50} V_p \quad (3)$$

$$I_2 = \frac{1}{50} V_n \quad (4)$$

Os níveis de tensão V_p e V_n são medidos nas resistências de $1 \text{ k}\Omega$ conectada as linhas de alimentação fase e neutro, respectivamente, considerando um sistema composto com fase-neutro-terra. Logo, as correntes de modo comum e diferencial são representadas nas equações 5 e 6.

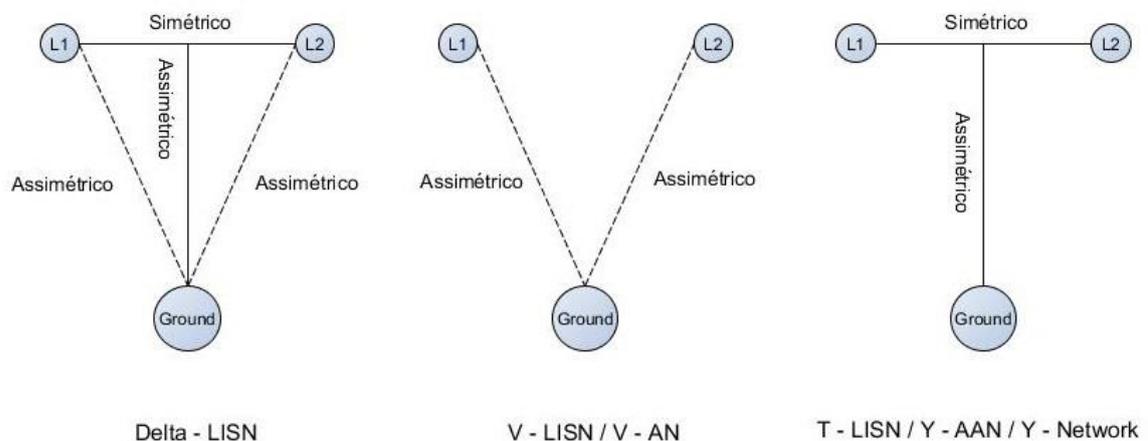
$$I_c = \frac{1}{2} \frac{(V_p + V_n)}{50} \quad (5)$$

$$I_D = \frac{1}{2} \frac{(V_p - V_n)}{50} \quad (6)$$

2.3.1 Tipos de LISN

O LISN pode ser separado por categorias conforme a conexão entre as linhas de alimentação e a terra. Ao relacionar se as perdas são simétricas ou assimétricas, é possível projetar o LISN de diferentes formas para aplicações na indústria, para dispositivos médicos ou dispositivos eletrônicos. Os modelos mais conhecidos são mostrados na Figura 6.

Figura 6 - Topologias dos LISN.



Fonte: Adaptado de (SCHWARZBECK, 2019).

- V-LISN: Emissões Assimétricas (linha para o *Ground*);
- Delta-LISN: Emissões Simétricas (linha para linha);
- T-LISN: Emissões Simétricas (ponto médio entre as linhas para o *Ground*).

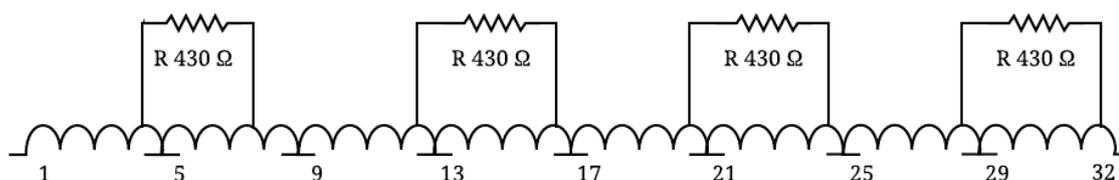
O método de alimentação mais utilizado segue o proposto no modelo V-LISN, onde existem duas linhas de alimentação, que pode ser considerado a fase e o neutro, conectados à terra do sistema (CHRISTIAN, 2015). Desta forma os modelos propostos pelos órgãos reguladores para o LISN, que são construídos desta forma, são:

1. 50 μ H: De acordo com a CISPR 16.1.2 (CISPR16, 1999), MIL STD 461 (FCC, 2019) que analisa dispositivos que operam nas frequências de 50 a 60 Hz.
2. 5 μ H: Segue a CISPR 16.1.2, CISPR 14, CISPR, 22, CISPR 25, ISO 7637, SAE J1113-41, DO160) que são empregados no teste de equipamentos embarcados em veículos, barcos e aviões, onde geralmente funcionam em corrente contínua ou 400Hz. (SCHWARZBECK, 2019).

2.3.2 Construção do Indutor

Segundo (CISPR16.1 et al., 1999) a construção do indutor L_1 da Figura 4, é definida seguindo os parâmetros de operação, a fim de evitar ressonâncias internas são inseridas resistências de 430 Ω em paralelo às bobinas do indutor L_1 . Desta forma, o indutor L_1 da Figura 7, é construído segundo as diretrizes, os aspectos construtivos do indutor são formados por uma bobina de 35 espiras em camada única de fio de 6mm de diâmetro esmaltado, entre cada bobina é posto um espaço de 8mm enrolados em uma bobina de 130mm de material isolante. As resistências são colocadas entre os pares de espiras: 4-7, 12-16, 20-24 e 28 - 32. (CISPR16.1 et al., 1999).

Figura 7 - Resistências Internas no Indutor L_1 .



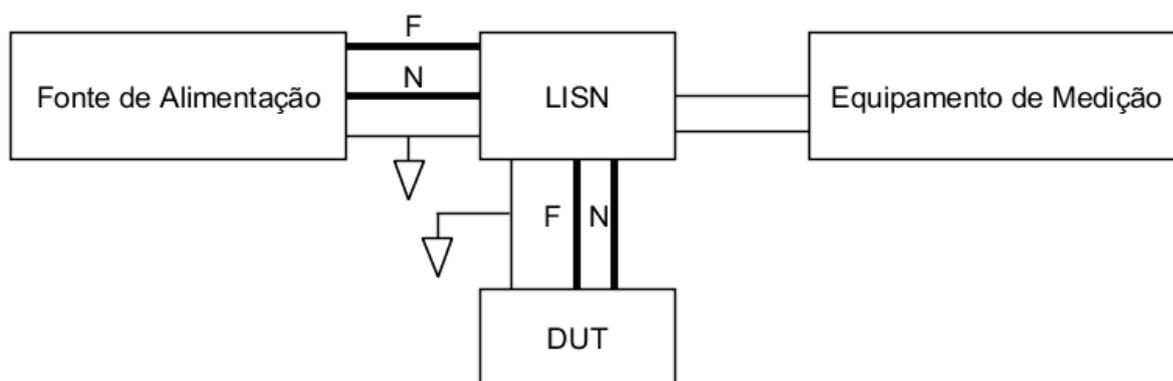
Fonte: Elaborado pelo Autor, (2019)

O trabalho de (REIS et al., 2002) foi a construção de um LISN seguindo a topologia V-LISN da Figura 6, onde existe a medição das emissões assimétricas entre as fases L1 - Ground e L2 - Ground. Este circuito mede as correntes de modo comum e modo diferencial através das tensões medidas V1 e V2, tomando por base a impedância característica da AMN (*Artificial Mains Networks*) vista em (OTT, 2011). O projeto do indutor construído por (REIS et al., 2002) segue a ideia de que os dispositivos a serem medidos (DUT), terão uma corrente máxima de 5 A, o diâmetro do condutor utilizado tem apenas 4 mm, o núcleo foi utilizado foi produzido a partir de duas capas de cano PVC (do inglês, *Polyvinyl chloride*) de núcleo interno de 75 mm e diâmetro externo de 130 mm, o espaço entre os dois canos foi preenchido com um polímero expandido.

2.3.3 Arranjo do sistema de verificação para medição de emissões conduzida

Na medição das emissões conduzidas a (CISPR22 et al., 1997), orienta como devem ser alocado os equipamentos que farão parte deste ensaio. No modelo do LISN de 50 μ H da Figura 4, o terminal destinado para saída de emissões é conectado no equipamento de medição. Para normalizar a impedância de entrada vista na Figura 5, o equipamento de medição é modelado com uma impedância característica de 50 Ω . Na Figura 8, é apresentado um diagrama que exemplifica esse arranjo.

Figura 8 - Ligação entre os equipamentos.

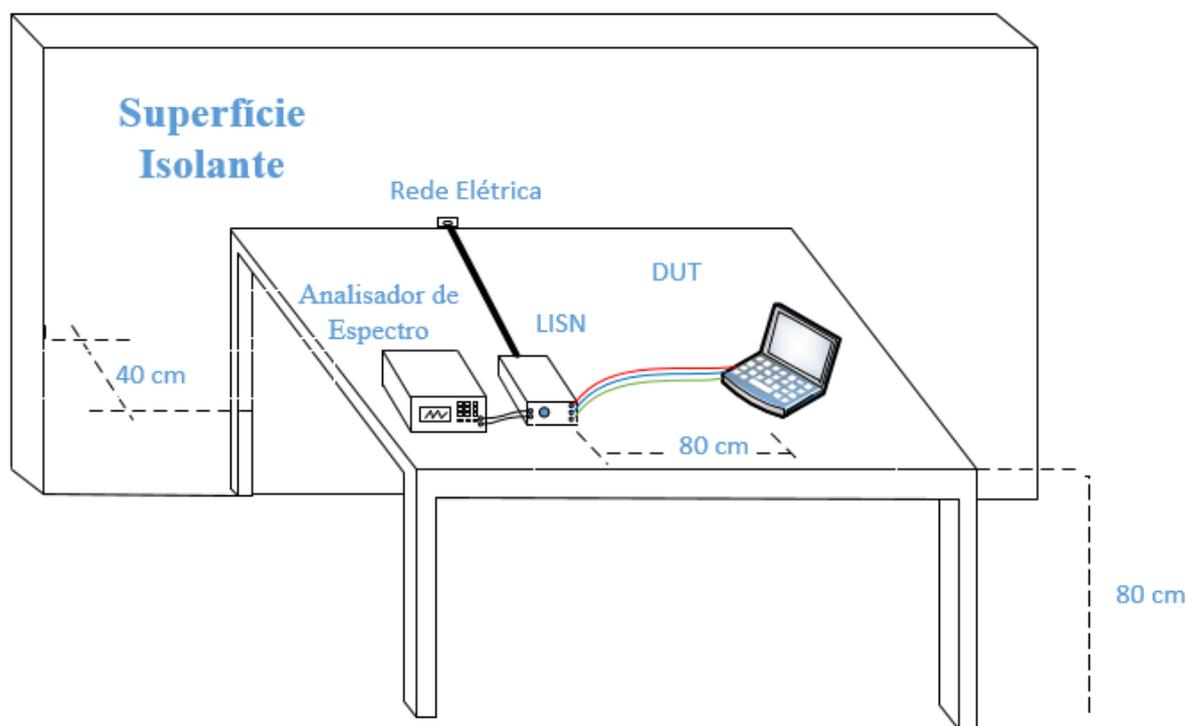


Fonte: Elaborado pelo Autor, (2019)

Para minimizar as interferências externas e internas a bancada deve ser organizada como na Figura 9, onde é utilizado uma mesa com superfície a 80 cm do solo, um plano isolante

localizado verticalmente atrás desta mesa a 40cm. Em cima da mesa, o DUT deve ser localizado a 80 cm do LISN, e o LISN localizado ao lado do receptor, como na Figura 9.

Figura 9 - Alocação de Equipamentos para ensaio de EC.



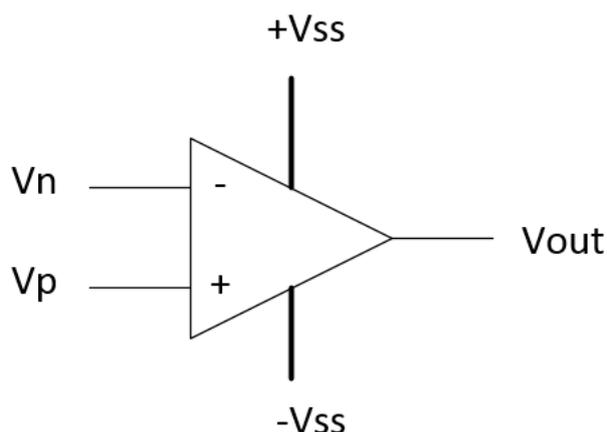
Fonte: Elaborado pelo Autor, (2019)

2.4 Amplificador Operacional

Os amplificadores operacionais são definidos pelos altos ganhos, impedância de entrada alta e impedância de saída baixa. O nome operacional deriva da variedade de operações que este dispositivo realiza sobre os sinais de entrada (JUNG, 2005). Na prática, a utilização de amplificadores operacionais (AmpOP's) torna os sistemas eletrônicos mais compactos, por causa do reduzido tamanho de seus encapsulamentos. A utilização de AmpOP's na indústria é amplamente disseminado no mercado, por exemplo, na telefonia (TOCCI; WIDMER; MOSS, 2003), onde são aplicados para amplificar, filtrar ou multiplexar os sinais recebidos ou enviados por esses dispositivos, também é utilizado na medição de pequenos sinais através de circuitos amplificadores instrumentais (SEDRA, 1998). A utilização destes dispositivos não se restringe

a apenas tratamentos de sinais de dados, como também na amplificação de sinais sonoros na indústria musical. Um amplificador operacional simples é composto por 5 terminais fundamentais de acordo com Figura 10, sejam elas dois terminais de entrada: terminal inversor (-) e terminal não inversor (+), uma saída e tensão alimentação.

Figura 10 - Modelo de Amplificador Operacional.



Fonte: Elaborado pelo Autor, (2019)

2.4.1 Conceitos Iniciais

A análise das características do amplificador operacional (AmpOp) é fundamental para o design de circuitos eletrônicos, para assim escolher a melhor solução em amplificador operacional, isso deve-se ao fato de que de acordo com (JUNG, 2005), existem diversos modelos, arquiteturas e atributos que englobam esta tecnologia, para tornar seu entendimento e abordagem mais simplificado, existem formas de categorizar os amplificadores operacional tais como amplificador de alta velocidade, alta precisão, alimentação simples e alimentação dupla. Porém essas categorias trazem uma abrangência muito elevada para a escolha dos dispositivos, sendo necessário uma análise específica sobre as tecnologias de construção dos amplificadores operacionais e por subseqüente a escolha otimizada do amplificador.

Logo categorizá-los pela tecnologia utilizada é uma técnica bastante popular como vemos em (JÚNIOR, 2015). O *design* de amplificadores operacionais pode ser definido por estágios operacionais por exemplo, amplificador de 2 ou 3 estágios, futuramente serão definidos as diferenças dessas arquiteturas. Até aqui é importante frisar que a tecnologia dos amplificadores operacionais é definida basicamente pelo estágio inicial da estrutura interna do amplificador operacional, tais como FET (Transistor de Efeito de Campo), que pode ser

ramificado para JFET e MOS (*Metal oxide semiconductor*), no qual são divididos em NFET ou PFET e NMOS ou PMOS respectivamente, ou bipolar, que é dividido em NPN e PNP. (JUNG, 2005). Desta forma para escolher qual modelo de amplificador a ser utilizado no projeto eletrônico é importante conhecer as definições básicas acerca destes dispositivos (JUNG, 2005).

A análise dos amplificadores operacionais parte da premissa que eles são ideais, essa consideração é feita ignorando erros provenientes de efeitos físicos ou elétricos e através de aproximações matemáticas. Essa prática é utilizada para tornar mais fácil o entendimento inicial da função de amplificador operacional e desta forma, introduzir um caminho lógico até a aplicação em circuitos reais. A seguir temos os atributos que os amplificadores operacionais ideais apresentam:

- Ganho Diferencial Infinito;
- Ganho de modo comum zero;
- Tensão de *Offset* zero;
- Corrente de polarização zero.

Para iniciar esta abordagem, o ganho de modo comum entre as entradas inversor e não-inversora é zero, sendo definido como sinal de modo comum (MC). A rejeição deste sinal é definida como rejeição de modo comum (RMC), sendo infinito para amplificadores ideais. Na prática, os amplificadores comuns têm especificações para RMC na escala de 130 dB para dispositivos precisos e valores por volta de 60 a 70 dB para dispositivos de alta velocidade segundo (JUNG, 2005).

A tensão de *offset* e a corrente de polarização são zero ($V_{os} = 0$) em ambas entradas. Por outro lado, em dispositivos reais, a tensão de *offset* pode ser ao menos na escala de μV ou no máximo mV . Enquanto que a corrente de polarização real pode variar de fA até μA , ou seja, essa variação extrema implica de uma grande diversidade de aplicações, que reflete em diversas estruturas para os amplificadores operacionais. Desta forma, ao comparar os atributos descritos anteriormente entre amplificador operacional ideal e real, torna a compreensão do projeto futura, mais intuitivo e dinâmico.

A análise destes dispositivos até o momento considerou apenas as características principais, em relação as características gerais para a entrada e a saída dos amplificadores operacionais, é considerado que na entrada existe uma alta impedância, baixa corrente de

polarização, resposta a tensão de modo diferencial e ignora tensões de modo comum e na saída, a impedância é baixa (KESTER et al., 1999).

Essas características são utilizadas para definir os parâmetros essenciais para o funcionamento do amplificador, a partir das análises realizadas em conjunto a esses conceitos foi possível escolher o amplificador ideal para o circuito eletrônico alvo, e posteriormente escolher o *design* do amplificador.

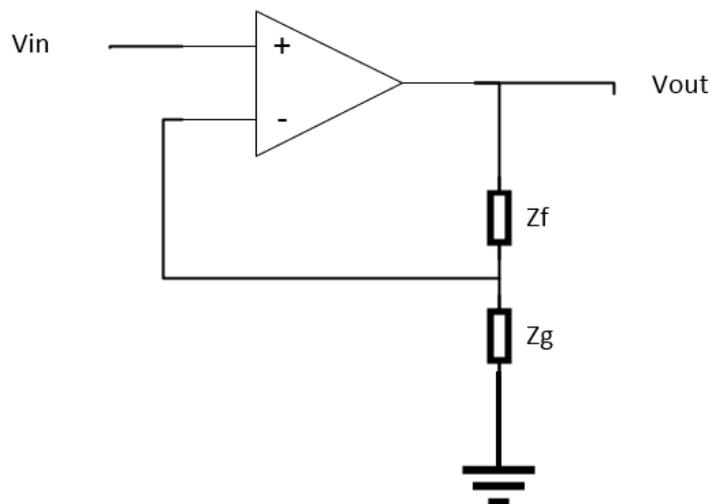
2.4.2 Circuitos com realimentação

Os amplificadores operacionais são aplicados de diferentes formas em circuitos eletrônicos a fim de prover soluções específicas para cada problema, com base em (KARKI, 1998), existem soluções genéricas que são aplicados em uma gama enorme de problemas. Dentre essas soluções existem 3 que se destacam, sejam elas amplificador operacional não-inversor (seguidor de tensão), circuito inversor e circuito diferencial.

2.4.2.1 Amplificador operacional não-inversor

O circuito genérico do amplificador operacional não-inversor é visto na Figura 11, este arranjo é considerado um dos circuitos mais utilizados.

Figura 11 - Circuito Não – Inversor.



Fonte: Elaborado pelo Autor, (2019)

Este circuito apresenta uma característica em relação ao transporte de corrente ideal. A análise deste circuito pode ser realizada considerando este amplificador operacional ideal, entre as entradas a impedância é zero, ou seja, esta configuração é chamada de Terra Virtual, onde os potenciais nas estradas são iguais. Com essa condição é possível chegar no ganho deste circuito através da Equação 7.

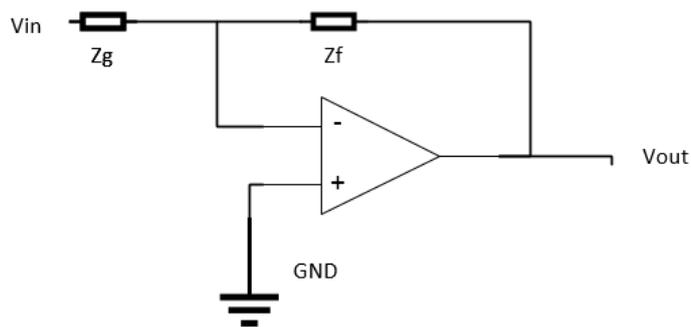
$$G = \frac{V_{out}}{V_{in}} = 1 + \frac{Z_f}{Z_g} \quad (7)$$

Um fator importante das características deste circuito é que, se $Z_f = 0$, o ganho será unitário. Neste caso, esse circuito é conhecido como *Buffer*. Como seguidor de tensão o *buffer*, tem a função de isolar os terminais V_{in} e V_{out} , porém não alterando o sinal de tensão e corrente na saída. Esse circuito é muito utilizado como isolador de sinal, quando é necessário conectar duas partes de um circuito sem que uma parte interfira na outra parte.

2.4.2.2 Amplificador Inversor

O circuito inversor pode ser visto na Figura 12, este circuito é definido principalmente pela alimentação na entrada não inversora, através da terra virtual e da Equação 8 do ganho é visto que o sinal neste circuito é invertido.

Figura 12 - Circuito Inversor.



Fonte: Elaborado pelo Autor, (2019)

Caso $Z_f = 0$, o ganho é zero, portanto, esse dispositivo apresenta uma alta dependência do circuito de realimentação, além de, como a entrada não-inversora é aterrada se $Z_g = 0$, o ganho será infinito e por sua vez, o amplificador operacional trabalhará na zona de saturação.

$$G = \frac{V_{out}}{V_{in}} = \frac{-Z_f}{Z_g} \quad (8)$$

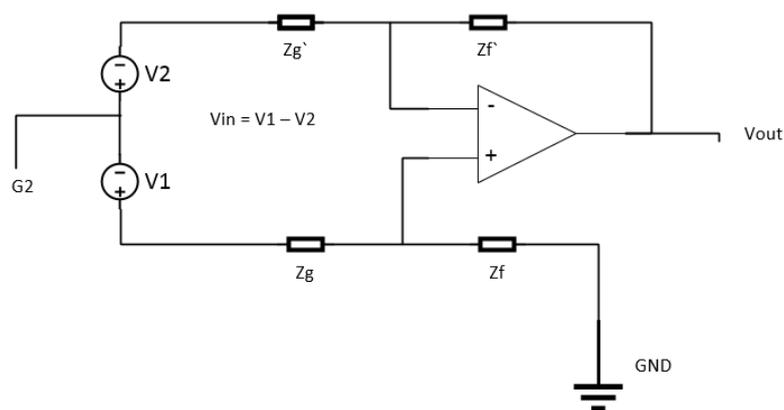
O amplificador inversor é muito utilizado pela sua baixa impedância de entrada, ou seja, carga infinita na fonte.

2.4.2.3 Circuito Diferencial

No circuito diferencial da Figura 13, a principal observação a ser considerada são que os pares de resistores Z_g' e Z_g ou Z_f' e Z_f que são idênticos entre si, essa característica faz com que o ganho da Equação 9 deste circuito seja definido apenas pela relação entre Z_f e Z_g . Como um dos circuitos mais utilizados esse circuito tem a função de eliminar ruídos entre $G1$ e $G2$ através da rejeição de modo comum.

$$G = \frac{V_{out}}{V_{in}} = \frac{Z_f}{Z_g} \quad (9)$$

Figura 13 - Circuito Diferencial.



Fonte: Elaborado pelo Autor, (2019)

2.4.3 Alimentação em amplificadores Operacionais

Os amplificadores operacionais podem operar em alimentação simples e dupla, essa diferenciação influencia diretamente nas características de saída e entrada do amplificador.

Com a alimentação dupla, o amplificador é conectado em fontes simétricas de $+V_s$ e $-V_s$, enquanto que na alimentação simples o terminal positivo é conectado em uma fonte $+V_s$ e o terminal negativo no Terra.

De acordo, com o modelo de conexão escolhido, a faixa de operação na entrada e na saída do amplificador operacional será influenciada pelas características internas do transformador, ou seja, os sinais de modo comum e de saída serão limitados por um fator característico, conhecido por tensão de saturação $V_{sat}(+)$ e $V_{sat}(-)$. Os valores típicos deste fator são na escala de $\pm 0,7V$. Na prática, o sinal de saída terá uma faixa de $-V_{ss} + V_{sat}(-)$ até $+V_{ss} - V_{sat}(+)$, assim, considerando que tipicamente os amplificadores com alimentação dupla tem $V_{ss} = 15V$, a faixa de alimentação será de $-14,3V$ até $14,3V$. Na alimentação simples a faixa seria de $+0,7V$ até $14,3V$. As características para alimentação dupla e simples para os amplificadores operacionais são apresentadas na Tabela 2.

Tabela 2 - Características para Alimentação Dupla e Simples

Parâmetros	Alimentação Dupla	Alimentação Simples
Limitações Comerciais	Melhor quando $> 10V$ Limitado $< 10V$	Melhor quando $< 10V$ Limitado $> 10V$
Faixa de Tensão de Saída (%)	Limitado	Maior
Faixa de Corrente de Saída (%)	Limitado	Maior
Faixa Total	Maior	Limitado
Tensão e Corrente	Maior	Limitado
Precisão	Maior	Limitado
Imunidade de carga	Maior	Limitado
Variedade comercial	Maior	Limitado

Fonte: Elaborado pelo Autor, (2019)

Na Tabela 2, é visto que os dispositivos com alimentação simples têm uma maior faixa de tensão percentual. Isso deve-se ao fato de que construtivamente os dispositivos que trabalham nesta condição, tem suas características internas extrapoladas ao máximo a fim de reduzir a tensão de saturação tanto na entrada como na saída. Desta maneira, a fim de obter uma maior precisão e variedade comercial, daqui em diante será descrito apenas amplificadores com entrada dupla.

2.4.4 Análise característica dos amplificadores operacionais segundo DataSheet

Anteriormente foram analisados os princípios básicos de amplificador operacional, nesta seção são apresentadas as características gerais de todo amplificador operacional, definidas por (PARKER, 1984).

Offset na entrada (em inglês, *Input Offset*): É a diferença aparente entre a tensão nas entradas, quando as entradas estão em curto.

Varição de Tensão no Offset de entrada (em inglês, *Input Offset Voltage Drift*): É o quanto o offset na entrada no amplificador varia em relação a temperatura.

Faixa de ajuste de tensão de offset de entrada (em inglês, *Input Offset Voltage Adjustment Range*): Através da conexão de um potenciômetro no pino *null* é possível ajustar o offset de entrada em uma variação de escala.

Corrente de offset na entrada (em inglês, *Input Offset Current*): Esse parâmetro acontece em dispositivos reais, ao passo que, a impedância de entrada é finita, ou seja, existe uma certa corrente na entrada do dispositivo. Esse parâmetro é a diferença de corrente na entrada do amplificador operacional.

Corrente de polarização na entrada (em inglês, *Input Bias Current*): É corrente que flui entre os pinos de entrada para a polarização dos transistores, os valores para transistores bipolares são na escala de 80nA, e para transistores tipo FET são na escala de 1 pA.

Resistencia de entrada (em inglês, *Input Resistance*): É a impedância vista entre os pinos de entrada, a maioria dos amplificadores tem valores acima de 1 GΩ.

Faixa de tensão na entrada (em inglês, *Input Voltage Range*): Nos limites superiores ou inferiores que os pinos de entrada podem funcionar, sem danificar as propriedades da função. Considerando que a alimentação é +/-15 V então a faixa da tensão de entrada seria tipicamente entre +/-13 à +/-14,5 V.

Ganho de tensão em grandes sinais (em inglês, *Large Signal Voltage Gain*): Esse ganho é conhecido como ganho de corrente contínua(CC) ou ganho de baixa de frequência, em amplificadores operacionais ideais é definido que este valor é infinito, porém na prática a maioria dos dispositivos operam na escala de 10^6 V ou como é identificado em muito datasheets 1000 V/mV.

Balanceamento da tensão de saída (em inglês, *Output Voltage Swing*): A saída de um amplificador operacional pode não conseguir balancear todo o caminho até os trilhos da potência de alimentação e a máxima tensão de saída também depende da corrente na carga, portanto a saída é maior quando existe uma carga menor do que quando existe uma maior. Isso

deve-se ao fato de que para uma carga menor é necessário um resistor grande com pouca corrente e para carga maior é necessário um resistor pequeno com uma corrente elevada. A maioria dos amplificadores operacionais possuem valores baixos para balancear a tensão nos trilhos de alimentação, com exceção dos amplificadores conhecidos como “trilha a trilha” (do inglês, *Rail-to-Rail*), que tem valores próximos 100 mV, os equipamentos que utilizam essa tecnologia são na maioria das vezes empregados com baterias.

Corrente de curto circuito na saída (em inglês, *Output Short Circuit Current*): É o quanto de corrente um amplificador operacional pode gerar ou drenar, a partir do pino de saída. Tipicamente um amplificador não pode entregar mais que 25 mA, a média é 10mA.

Taxa de rejeição de modo comum (em inglês, *Common-Mode Rejection Ratio (CMRR)*): É a taxa entre o ganho diferencial e o ganho de modo comum, é suposto que os amplificadores operacionais amplificam apenas a diferença entre as entradas. Porém isso não acontece na prática, caso haja uma corrente contínua na entrada, esse sinal terá um pequeno ganho na entrada mesmo que as entradas sejam iguais, ou seja, o CMRR nos diz a capacidade que um amplificador tem em minimizar esse sinal.

Taxa de rejeição da potência de entrada (em inglês, *Power Supply Voltage Rejection Ratio (PSRR)*): Esse parâmetro nos diz o quanto um amplificador tem em minimizar o ruído proveniente da fonte de alimentação. Um exemplo é que se sua fonte de alimentação é de 12 V, com ruído ripple de 100 mV a 120 Hz, caso o PSRR seja de 96 dB, o ripple será reduzido numa escala de $10^{96/20} = 63.000$, ou seja, para 1.6 μ V, se o ganho do amplificador é 1000 V, o ripple na saída será de 1600 uV. É importante salientar que o PSRR varia de acordo com a frequência, contudo se estas estiverem elevadas ele diminuirá.

Resposta transiente (em inglês, *Transient Response*): É o parâmetro que fornece a velocidade de resposta do amplificador ao ser submetido ao sinal.

Largura de banda (em inglês, *Gain Bandwidth, GBW*): É ganho em função da frequência para pequenos sinais, isto é, quando a saída não é limitada pela taxa de variação (no inglês, *slew rate*). Por exemplo, caso o GBW seja 2 MHz, isso significa que no momento em que a entrada da frequência for de 2 MHz o ganho será unitário, que decresce com a frequência. Na verdade, o ganho é menor que um, pois foi definido que o ponto para GBW é 3 dB, ou melhor, em 0,707 do valor original.

Taxa de Variação (em inglês, *Slew Rate*): É a medida do quanto o amplificador operacional consegue mudar com unidade de medida em V/ μ s. Nesse sentido, esse fator diz que em máxima frequência, a amplitude do sinal da saída não terá distorções. Esse parâmetro é um dos mais importantes no dimensionamento de um amplificador, assim a análise é feita a

partir de um estudo de caso das seguintes características: Se um amplificador tem *Slew Rate* = 1 V/ μ s e se deseja operar com frequência de 20 kHz e 15 V de tensão de pico na saída a taxa de variação em dV/dt é $15\text{sen}(2*\text{PI}*20000t) = 0,15 \text{ V}/\mu\text{s}$, como o valor da variação no tempo é menor que o *slew rate*, muito provavelmente neste amplificador não será possível ter uma tensão de pico de 15 V.

Corrente de alimentação (em inglês, *Supply Current*): É a corrente drenada pelo amplificador quando não existe carga.

2.4.5 Projeto do Amplificador Operacional

Como fica evidente no circuito anterior, é justificado o projeto de um amplificador operacional específico para trabalhar neste circuito eletrônico, ao considerar a dificuldade de encontrar dispositivos específicos para aplicar em medição de sinais. Até o momento os circuitos eletrônicos projetados eram simples e, assim, não haveria a necessidade de utilizar outras técnicas para o projeto de um amplificador operacional. Então, foi adotado a teoria de projeto defendida por (RESSLER, 1984), onde a principal etapa no *design* de um circuito eletrônico é dividida em 3 conceitos primordiais:

- Expansão Hierárquica livre de influência;
- Repetição do processo de *design* dependente de falha;
- Formalização do Conhecimento de Circuitos.

A expansão hierárquica livre de influência consiste em dividir o circuito em partes que não interfiram ou tenham interferências determinadas no resultado de circuitos próximos. Essa técnica consiste em “Dividir uma tarefa complexa em diversas tarefas simples é uma excelente metodologia para solucionar problemas” (SIMON, 1969). Com isso o primeiro conceito é a solução de cada etapa separadamente de outra.

Na teoria de amplificadores operacionais, essa técnica é amplamente empregada dividindo a arquitetura interna em etapas, onde cada etapa tem uma função específica. Apesar de ser dependente do retorno das etapas predecessoras, as respostas possíveis são projetadas e definidas em cada etapa.

A repetição do processo de *design* dependente de falha é simplesmente o aperfeiçoamento do projeto até o ponto de otimização através de testes e falhas, quer dizer, quanto mais falhas o projeto alcançar, mais próximo ele estará do ponto de otimização.

A formalização do conhecimento de circuitos é o último conceito defendido por (RESSLER, 84), contudo é o mais importante, ao passo que o entendimento melhor do problema alvo aliado a formalização do conhecimento adquirido otimiza o desempenho no projeto do circuito eletrônico, por isso, as definições em relação as características dos amplificadores operacionais são mencionadas previamente.

2.4.6 Técnicas de fabricação de semicondutores

A tecnologia aplicada aos amplificadores operacionais é comumente definida pelo transistor utilizado em sua arquitetura interna. Segundo (BRYANT, 1997) e (RUSA, 2006), os amplificadores operacionais são definidos como base na tecnologia MOSFET, FET ou Bipolar.

Os processos de fabricação de cada uma dessas tecnologias são distintos entre si, contudo são geralmente aplicadas as técnicas de fabricação apresentadas nas seções 2.4.6.1 a 2.4.6.6.

2.4.6.1 Produção dos lingotes de Silício e Wafer

Na produção dos lingotes de silícios da Figura 14a, os materiais crus utilizados são areia e dióxido de silício, entres esses a areia é a mais barata. No entanto, pelo elevado nível de impurezas é necessário um tratamento com carbono e depois é cristalizado em um processo epitaxial. O silício purificado é mantido em uma temperatura de 1500°C, durante esse processo os cristais são lentamente retirados após terem entrado em contato com silício fundido. Nesse processo, enquanto a estrutura cristalina é formada, o silício é controladamente dopado, para formar material tipo p é realizada dopagem com boro e para material tipo n é dopado com germânio. (COATES, 2019).

Figura 14 - Lingotes de Silício e Wafer.



(a) Lingote de Silício

(b) Wafer

Fonte: (AGARWAL, 2008) e (ILSOLE24, 2019).

Os lingotes, como os da Figura 14a, produzidos neste processo têm comprimentos de 8-10 cm, e os wafers, como os da Figura 14b, são cortados utilizando uma lâmina de diamante com espessura de 0.3-0.4 mm.

2.4.6.2 Oxidação

Com base em (BRYANT, 1997), o dióxido de silício é utilizado como camada isolante entre as camadas condutoras, e pode também atuar como máscara durante o processo para a formação de *gaps* ou como camada protetora contra difusão e íons de alta energia. Este processo é conhecido como oxidação devido ao processo químico entre o oxigênio e o vapor de água, e a superfície da chapa de silício em altas temperaturas. A espessura da camada de óxido é definida pela taxa de difusão do agente, o crescimento desta camada é diretamente ligado a pressão existente dentro da câmara, em pressões mais elevadas a camada de óxido cresce em menos tempo a uma mesma temperatura.

2.4.6.3 Máscara

O conceito de máscara surge a partir da necessidade de construir diferentes camadas com diversos materiais sobre o wafer. Os materiais mais utilizados são vidro verde, placas de vidro, regiões transparentes ou opacas utilizando emulsão fotográfica, óxido de ferro ou cromo. Entre esses materiais a emulsão fotográfica é a mais barata e mais sensível contra danificações na trilha e o óxido de ferro ou cromo são os mais resistentes e mais caros. Entre as técnicas de criação de máscara, a fotolitografia é a melhor alternativa visto que, toda a camada é simultaneamente criada, provendo uma melhor resolução da trilha. (BRYANT, 1997).

2.4.6.4 Fotolitografia

Ainda de modo com a fotolitografia, este é um processo de criação de camadas padronizadas de diferentes tipos de material, esse processo é dividido em passos, onde o primeiro passo é colocar um revestimento de material fotossensível, conhecido como resiste no wafer. Para espalhar o resiste uniformemente o wafer é rotacionado em velocidade de

aproximadamente 3000 rpm, para alcançar uma espessura de 0,5 – 1 μm , uma máscara rígida é colocada em cima do wafer, em posição predeterminada para então o wafer ser submetido a luz UV.

As partes que foram expostas pela luz UV foram endurecidas e as que não foram expostas são removidas, as camadas restantes de resiste são endurecidas através de baixa temperatura. Na etapa seguinte o material é submerso em solução corrosiva que irá remover a camada exposta, permanecendo apenas a camada protegida pelo resiste. A solução corrosiva utilizada depende do material que será removido, no caso do dióxido de silício ou polisilício é utilizado ácido hidro sulfúrico, caso seja, nitrito ou metal é utilizado ácido fosfórico. Por fim, é removido o resiste excedente através do uso de reações químicas.

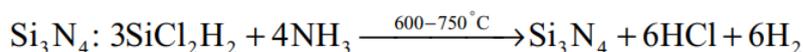
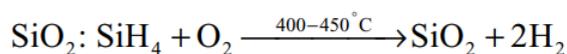
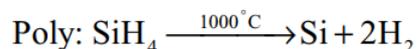
2.4.6.5 Difusão

Após o processo de máscara algumas partes da superfície do silício são expostas pela difusão. Este processo consiste de apenas 2 etapas, o primeiro passo é a deposição dos átomos, onde o wafer é aquecido até 1000 °C e átomos dopantes de boro ou fósforo são misturadas em um gás inerte. Desta forma os átomos dopantes são difundidos na superfície do silício e a profundidade de penetração desses átomos na superfície de silício dependerá do tempo de execução dessa etapa. Na segunda etapa, o wafer é aquecido em uma atmosfera inerte para que haja distribuição uniforme dos átomos no wafer, além de aumentar a profundidade de penetração desses átomos no wafer. (BRYANT, 1997).

2.4.6.6 Deposição

No processo de fabricação da tecnologia MOS, as camadas condutivas são feitas a partir do polisilício e alumínio, e o isolamento é feito a partir do dióxido de silício (SiO_2) e nitrito de silício (Si_3N_4), essa técnica é conhecida como deposição de vapor químico (no inglês, chemical vapor deposition, CVD) realizada em uma câmara de alta temperatura. Na Figura 15, é visto a reação química ocorrida neste processo. (BRYANT, 1997).

Figura 15 - Reações Químicas.



Fonte: Extraído de Bryant, (1997)

O silano (SiH_4) é aquecido em uma temperatura de 1000°C resultando em silício e hidrogênio, posteriormente o silano é aquecido com oxigênio em temperatura de até 500°C , dando origem ao dióxido de silício, e na última reação, amônia e silano são aquecidos em temperatura de até 750°C , formando o nitrito.

2.4.7 Principais Tecnologias de Transistores

2.4.7.1 Tecnologia Bipolar

Os transistores bipolares possuem diversos métodos de fabricação, geralmente em sua base é utilizado um *wafer* de *Germanium*, com emissor e coletor de paletes de *Indium* (o indium é um material trivalente, ou seja, tem 3 elétrons na camada de valência).

Ao fundir o germânio ao índio, como o germânio tem 3 elétrons na camada de valência e o índio tem 3 elétrons, é formado um material do tipo P. Desta forma apenas 3 pares de elétrons são formados da fusão germânio-índio, isso faz que exista um “buraco” no átomo de índio. No processo de fabricação do transistor NPN é formado uma camada de material tipo P, entre duas camadas de material tipo N.

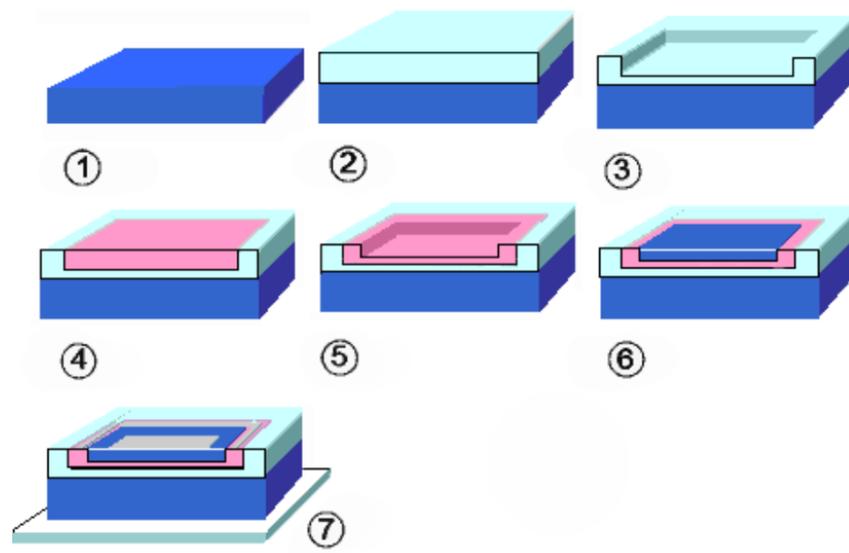
Um fator importante neste processo é que, um dos materiais de tipo N é mais espesso, pois durante o funcionamento do transistor a junção base – coletor emite mais calor que o emissor. Na fabricação de transistores, o método de fabricação plana é comumente utilizado em circuitos integrados por oferecer um número grande de transistores fabricados no mesmo chip de silício (COATES, 2019). Esse método pode ser dividido em:

- Poucos transistores Integrados (em inglês, Small Scale Integration or SSI);
- Centenas de Transistores Integrados (em inglês, Medium Scale Integration or MSI);
- Milhares de Transistores Integrados (em inglês, Large Scale Integration or LSI);
- Milhões de Transistores Integrados (em inglês, Very Large Scale Integration or VLSI).

O processo de fabricação por etapas pode ser visualizado na Figura 16. As etapas são definidas em (COATES, 2019) como:

1. Base de silício N fortemente dopado é utilizado como a camada 1;
2. Um silício tipo N dopado fracamente é depositado em cima da camada 1, e forma a camada 2;
3. Parte da camada 2 é retirada, formando uma depressão;
4. Esta depressão é preenchida por silício P;
5. É retirada parte da camada do silício tipo P, formando outra depressão;
6. Na depressão de 5, é preenchido com silício do tipo N fortemente dopado;
7. Por último, é conectado as trilhas de metal nas respectivas conexões, da base, emissor e coletor.

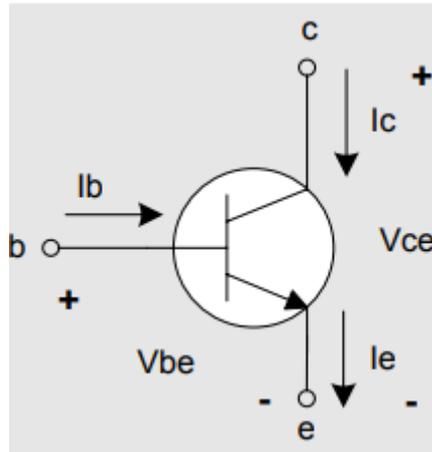
Figura 16 - Etapas do processo de fabricação de um transistor bipolar.



Fonte: Coates, 2019.

Na Figura 17, é visto o modelo de um transistor bipolar NPN, as principais características deste dispositivo estão de acordo com (KAY, KUEHL E GREEN, 2018);

Figura 17 - Modelo do Transistor Bipolar.



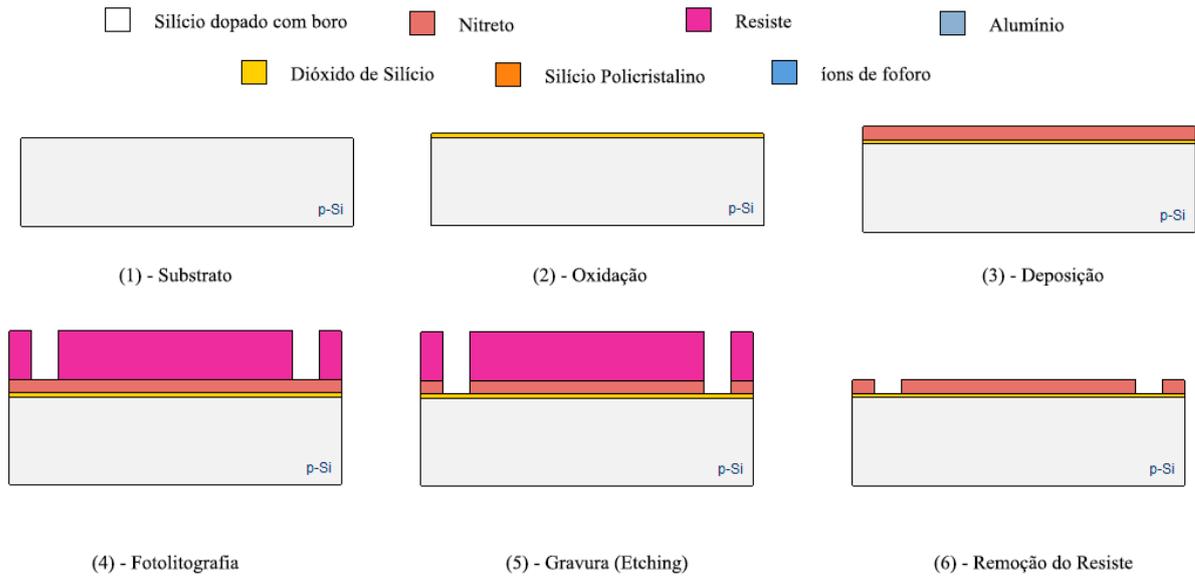
Fonte: Kay, Kuehl e Green (2018)

- I. Dispositivo controlado por corrente;
- II. Fonte de corrente controlada por corrente;
- III. $I_c = I_b \cdot h_{fe}$;
- IV. Se $I_b = 0$, o transistor é desligado;
- V. A base é a entrada inversora e não inversora do amplificador operacional;
- VI. Maior corrente de entrada para o amplificador operacional.

2.4.7.2 Tecnologia *Field Effect Transistor* - FET

O processo de fabricação da tecnologia *Field Effect Transistor* é mais complexo que a utilizada na tecnologia bipolar. É descrito por (LAUBE, 2019), o processo tipicamente utilizado para fabricar um FET do tipo N. O processo que ocorre consiste de 21 etapas consecutivas, apresentadas nas Figuras 18 a 20. E estas etapas são:

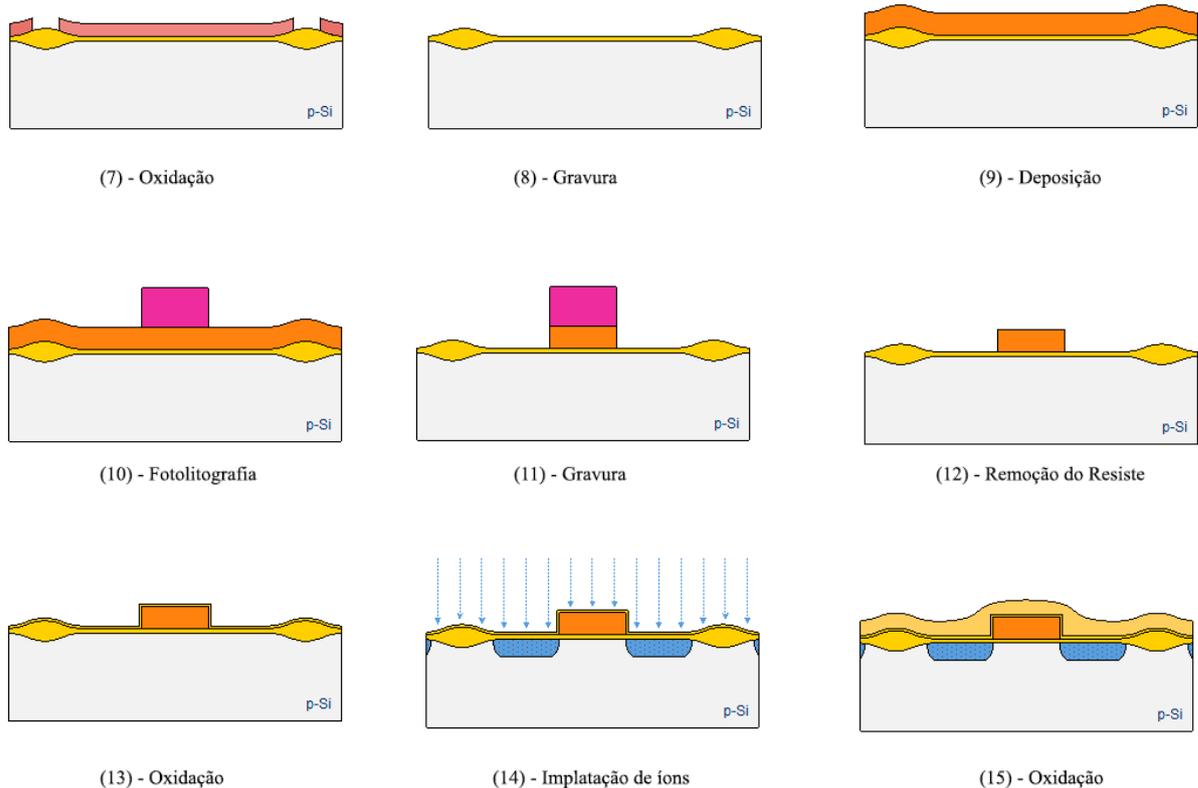
Figura 18 - Etapas 1 a 6.



Fonte: Laube (2019)

1. A primeira camada é composta por um substrato de silício dopado com boro, formando um material tipo P;
2. Em cima da primeira camada é depositado uma fina camada de Dióxido de Silício (SiO₂) através de oxidação termal, sendo usado como isolante entre o *gate* e o substrato;
3. Em um processo chamado, LPCVD (*Low Pressure Chemical Vapor Deposition*) o nitreto é depositado, é usado posteriormente como um mascara durante a oxidação;
4. Em cima do nitreto, um fotoresiste é depositado. Assim, é fabricada uma camada de revestimento estruturada que serve como máscara de gravação;
5. Nos locais livres de resistência o nitreto é removido, e nos locais com o fotoresiste é gravado a marcação;
6. É removido o fotoresiste excedente do processo anterior.

Figura 19 - Etapas de 7 a 15.

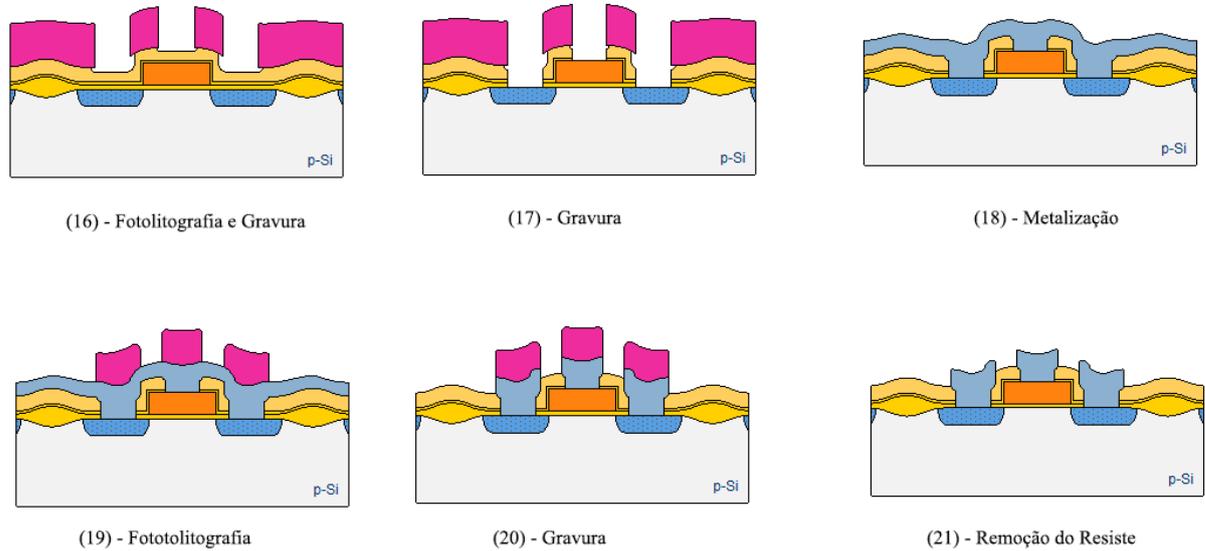


Fonte: Laube (2019)

7. Durante a oxidação o nitrito serve como uma camada protetora (máscara), logo a oxidação úmida ocorre somente na parte descoberta. A camada de óxido criada é utilizada como isolamento lateral para dispositivos adjacentes;
8. Na sequência o nitrito é removido em um processo de gravação química úmida;
9. Através de LPCDC, é depositado silício policristalino que representa o eletrodo do *gate*;
10. É depositado no topo uma camada resiste de polisilício;
11. O fotoresiste serve como uma camada de máscara, por meio da gravação de íons reativos o *gate* é padronizado;
12. O resiste é removido por meio de gravação química a seco;
13. Uma fina camada de óxido é depositada como camada isolante para o eletrodo do *gate*, como também um espaçador para a implantação da *source* e do *drain*;
14. Através de implantação iônica com fósforo, as regiões do *source* e *drain* são introduzidas como material tipo N. Como o eletrodo do *gate* atua como uma máscara durante a implantação, a largura do canal n entre o *source* e o *drain* é pré-definida, conhecida como “auto alinhamento”;

15. É depositado como isolador um material não-metal.

Figura 20 - Etapas 16 a 21.

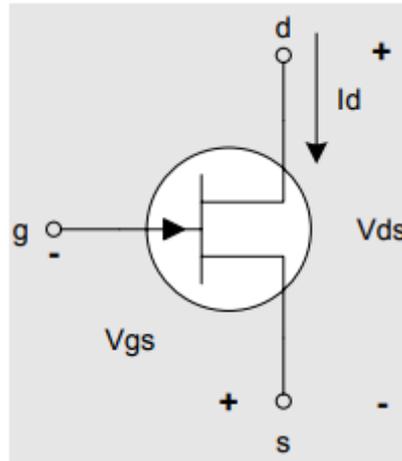


Fonte: Laube (2019)

16. É adicionado uma camada de resiste estruturada e as bordas dos furos de contato são arredadas em um processo de gravação isotrópico;
17. Os orifícios dos contatos são abertos em um processo altamente isotrópico;
18. Os orifícios dos contatos são preenchidos com alumínio por meio de pulverização catódica;
19. Uma camada de resiste é padronizada, como passo final da litografia;
20. O alumínio é transferido para o metal adjacente através de um processo de gravação a seco anisotrópico;
21. Por fim, o resiste excedente é removido e os condutores de alumínio permanecem para atuar no transistor.

Na Figura 21, tem-se um transistor FET, o processo de fabricação da tecnologia FET diverge conceitualmente dos transistores bipolares devido a forma na qual esse disposto é controlado, e desta forma suas principais características de funcionamento segundo (LAUBE, 2019) são:

Figura 21 - Modelo de FET.



Fonte: Laube (2019)

- I. Dispositivo Controlado por Tensão;
- II. Resistor Controlado por Tensão;
- III. Se a tensão em V_{gs} estiver na escala de 0 à -2V, a tensão irá controlar o resistor R_{ds} (equivalente interno);
- IV. Se $V_{gs} = -2$, o FET não irá funcionar;
- V. O *Gate(g)* é a entrada inversora e não inversora do amplificador operacional;
- VI. A entrada de corrente neste dispositivo é extremamente baixa.

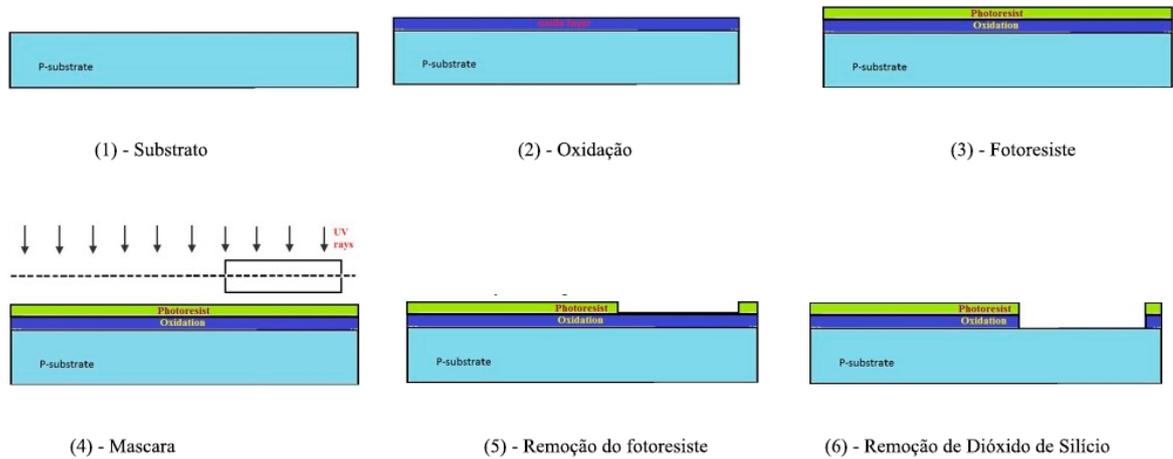
2.4.7.3 Tecnologia Metal-Oxide Semiconductor, MOS

O processo de fabricação Metal-Oxide Semiconductor é empregado para criar a maioria dos circuitos integrados (CI) utilizados nos dias atuais (PAL, 2014). Este processo é composto pelas diversas técnicas de produção de semicondutores tais como fotolitografia, processos químicos para se originar os wafers de material puramente semicondutor. Esta técnica de produção pode ser utilizada para a fabricação dos dispositivos n-MOS, p-Mos e Complementary-MOS. Neste trabalho será abordado a tecnologia c-MOS, segundo (PAL, 2014), os processos de fabricação para essa são divididos em:

- Processo n-Well para CMOS;
- Processo p-Well para CMOS;
- Processo tub-CMOS.

Por escolha do autor será abordado o processo de fabricação n-well, este processo consiste de 20 etapas consecutivas mostrado nas Figuras 22 a 24, que são definidas como:

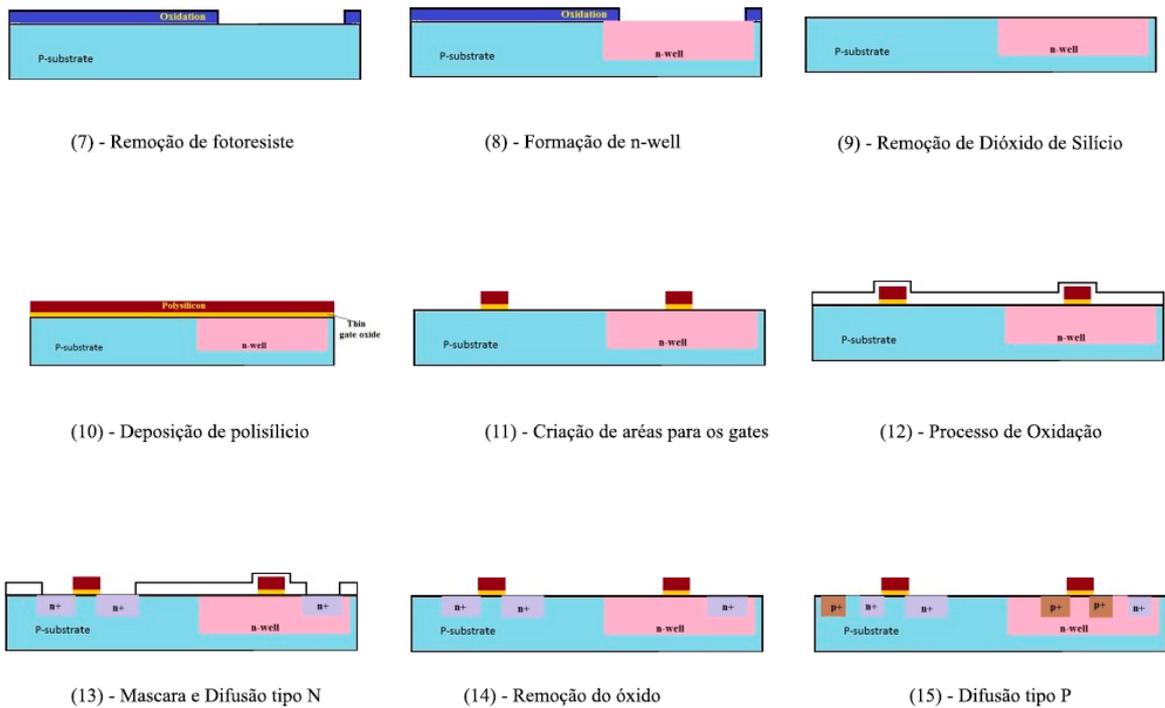
Figura 22 - Etapas do MOSFET 1 a 6.



Fonte: Pal (2014).

1. O processo começa com uma camada de substrato tipo p;
2. A oxidação é realizada utilizando oxigênio puro e hidrogênio em uma temperatura de aproximadamente 1000 °C;
3. No topo é inserido um polímero sensível a luz, o fotorresiste;
4. O polímero é exposto a raios UV que incide em uma máscara n-well;
5. A parte do fotorresiste que os raios UV não incidiu devido a máscara é removida através do uso de solução básica ou ácida;
6. Camada exposta de dióxido de silício é removido através do uso de ácido fluorídrico;

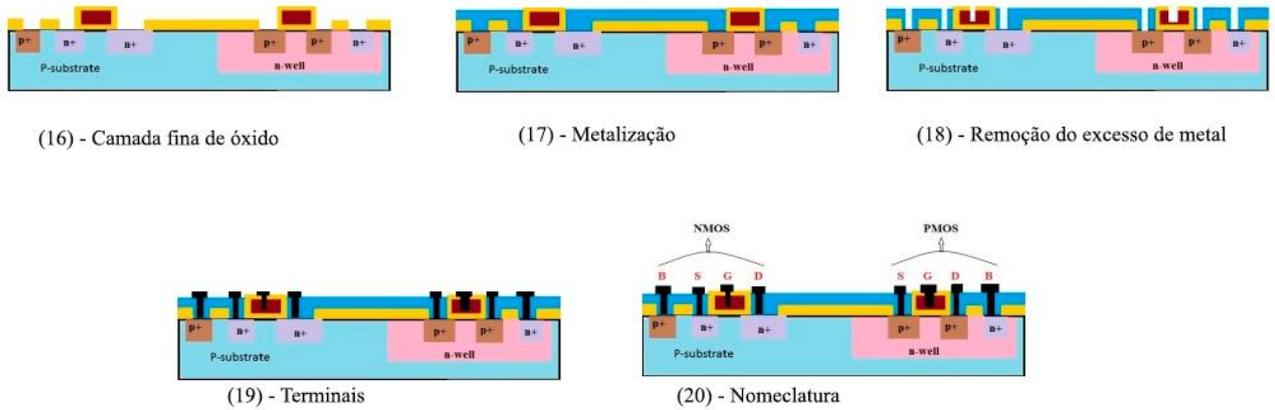
Figura 23 - Etapas do MOSFET 7 a 15.



Fonte: Pal (2014).

7. A camada de foto resiste é removida;
8. Através do uso de difusão iônica a parte do substrato desprotegida se torna uma camada n-well;
9. Ao utilizar ácido fluorídrico a camada de dióxido de silício é removida;
10. Através do processo de deposição de vapor químico (CVD), uma camada fina de silício poli cristalino é formada no *gate*;
11. Com exceção de duas estruturas que representaram o *gate* do NMOS e PMOS, o resto da camada é removida;
12. Uma camada de óxido é formada em cima da estrutura a fim formar os terminas do NMOS e PMOS;
13. Utilizando o processo de máscara, pequenas aberturas são feitas na camada de óxido com o propósito da difusão tipo N, é realizado difusão iônica para formar 3 estruturas tipo n;
14. É removido a camada de óxido;
15. Semelhante ao processo de difusão de tipo n, é realizado a difusão iônica de tipo p;

Figura 24 - Etapas do Mosfet 16 a 20.

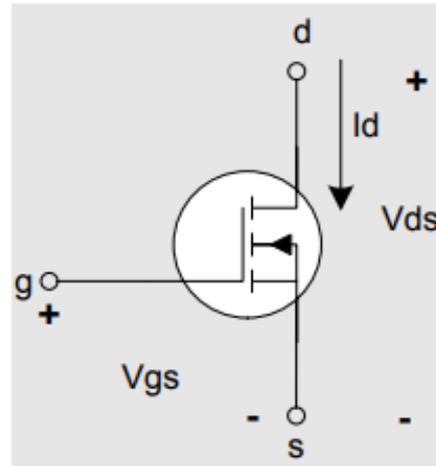


Fonte: Pal (2014)

16. Um óxido é aplicado nas regiões que não tenha a presença de terminais NMOS ou PMOS;
17. É pulverizado alumínio em todo o *wafer*;
18. É realizado o processo de remoção do alumínio nos terminais NMOS e PMOS;
19. Os pinos dos terminais são conectados nos respectivos espaços;
20. Identificação dos pinos.

A utilização da tecnologia FET e principalmente CMOS para aplicação em circuitos de pequenos sinais fez com que a variabilidade deste dispositivos crescesse exponencialmente nos últimos anos. Diante disto, as características do MOSFET se divergem da teoria FET por apresentar uma resposta diferente em relação aos valores V_{gs} . Na Figura 25, tem-se o modelo do MOSFET e as características desse dispositivo. (PAL, 2014).

Figura 25 - Modelo de Mosfet



Fonte: Laube (2019)

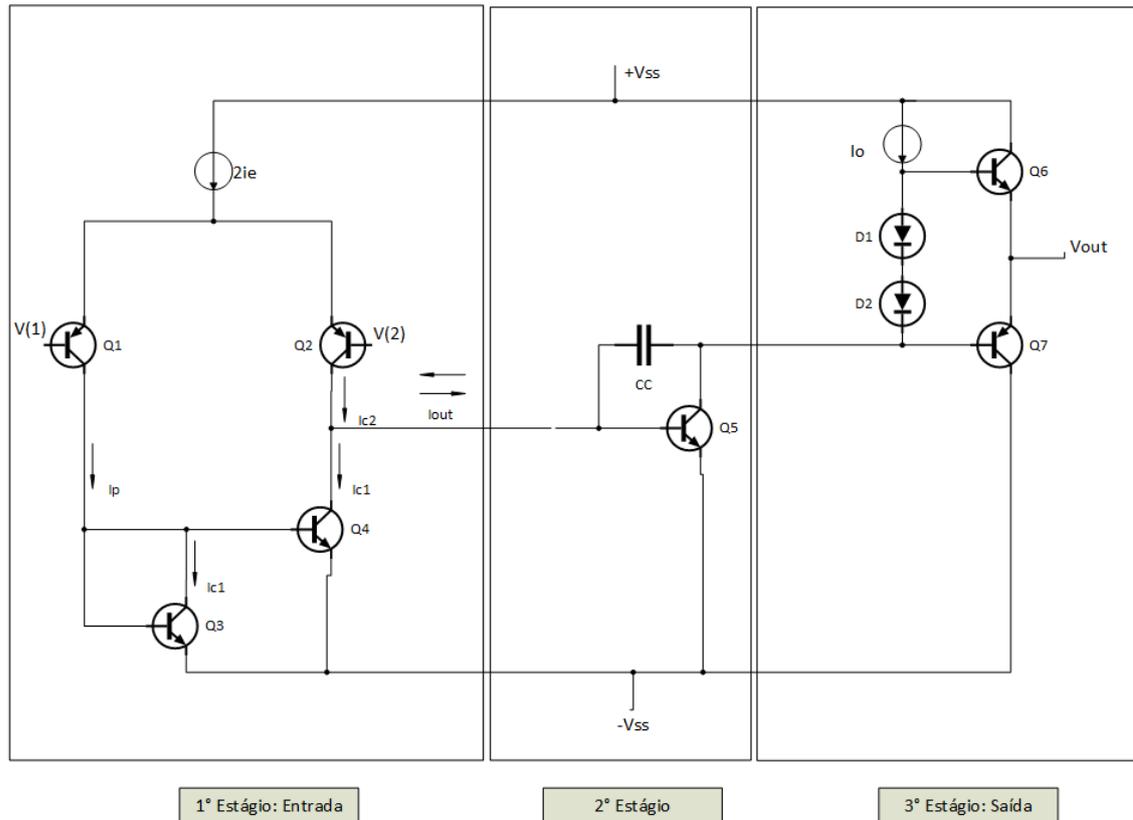
- VII. Dispositivo Controlado por Tensão;
- VIII. Resistor Controlado por Tensão;
- IX. Se a tensão em V_{gs} estiver na escala de 0 à -2V, a tensão irá controlar o resistor R_{ds} (equivalente interno);
- X. Se $V_{gs} = 0$, o CMOS não irá funcionar;
- XI. O *Gate(g)* é a entrada inversora e não inversora do amplificador operacional;
- XII. A entrada de corrente neste dispositivo é extremamente baixa.

A partir da descrição das características básicas realizadas acima, é possível iniciar a análise do circuito amplificador

2.4.8 Teoria de *design*

O modelo visto na Figura 26, é um exemplo de arquitetura para amplificador operacional que utiliza transistores bipolares. Esse amplificador é composto por 3 estágios de funcionamento, cada estágio realiza uma determinada função neste circuito, logo, entender como seus aspectos se relacionam é importante para compreender quais características são intrínsecas aos estágios. (JUNG, 2005).

Figura 26 - Amplificador operacional de 3 estágios.



Fonte: Adaptado de (JUNG, 2005).

O primeiro estágio tem como função amplificar a diferença de entrada $V_1 - V_2$ convertendo-o em uma única saída. O segundo estágio amplifica o sinal de sua entrada e fornece uma compensação de frequência, e o último estágio fornece transporte de corrente com ganho de tensão unitário, ou seja, funciona como um *buffer* isolando o segundo estágio da saída do amplificador.

Estágio Inicial

Neste estágio a simetria é o fato essencial para a operação, dessa forma, cada transistor é casado o mais próximo possível. A intensidade da corrente no coletor de Q_3 é igual a I_{c1} , o valor de V_{be} são iguais na junção base-emissor por estarem em paralelo e por causa dos transistores serem casados. Por Q_4 ser casado com Q_3 , a corrente no coletor é igual a I_{c1} , assim sendo, esse circuito é comumente conhecido como “espelho de corrente”. Na fonte de corrente $2I_e$, a corrente é dividida entre Q_1 e Q_2 , essa divisão é dependente da tensão de entrada V_1 e V_2 . (JUNG, 2005).

Quando V_p é mais positivo que V_n , Q1 transportará mais corrente que Q2 e por sua vez I_{c1} será maior que I_{c2} , o espelho de corrente age em Q3-Q4 influenciando I_{out1} a fluir em direção a junção coletor-coletor de Q2-Q4. Quando V_n é maior que V_p , Q2 transporta uma corrente mais positiva que Q1, logo I_{c2} é maior que I_{c1} . O espelho de corrente entra em ação influenciando I_{out1} a fluir para fora da junção Q2-Q4. (JUNG, 2005).

O sinal I_{out1} é o resultado do primeiro estágio, sendo proporcional a diferença entre V_p-V_n . Essa corrente pode ser modelada através de uma transcondutância, denominada g_{m1} , dessa maneira, a corrente pode ser expressa como: $I_{out1} = g_{m1}*(V_p-V_n)$. Devido a essa análise o primeiro estágio é conhecido como “amplificador de Transcondutância”. (JUNG, 2005).

Segundo Estágio

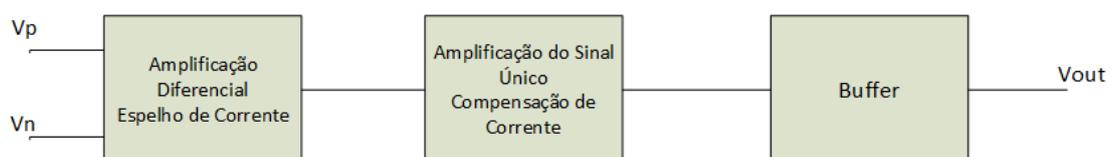
O segundo estágio converte I_{out1} em tensão e uma compensação de frequência. Se I_{out1} fluir para Q2-Q4, a tensão de saída do segundo estágio é positiva, se I_{out1} flui para fora de Q3-Q4, a tensão será negativa, esse estágio é chamado de “amplificador de transresistência”. O capacitor C_c , provém a compensação interna de frequência, isso introduz um ganho extra no aumento de frequência. Esta aplicação é necessária para prevenir que o amplificador oscile em grande parte das aplicações.

Terceiro Estágio

Esse é o último estágio, conhecido como amplificador “push – pull”. A configuração de Q6-Q7 contribui para uma movimentação de corrente da saída do segundo estágio para saída do terceiro estágio. Em suma, o estágio de saída é um amplificador de corrente.

De acordo com a metodologia vista em (RESSELER, 1984) o circuito pode ser representado por um diagrama de blocos identificado na Figura 27:

Figura 27 - Diagrama de Estágios.



Fonte: Elaborado pelo Autor, (2019)

2.5 Matriz de Espalhamento

Na análise de sistemas de baixa frequência, medir as características em dispositivos é realizado pela análise dos parâmetros H, Y e Z. Esses parâmetros são analisados através dos componentes internos dos dispositivos, o que torna esse método em sistemas de alta frequência um procedimento complexo devido aos elementos parasitas. Nestes casos, é utilizado o parâmetro S, esse parâmetro é representado pela matriz de espalhamento da Equação 10. Os valores desta matriz são calculados a partir das potências de entrada, refletida e transmitida no sistema. (TRINTINALIA, 2014).

$$\begin{bmatrix} V_1^- \\ V_2^- \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} V_1^+ \\ V_2^+ \end{bmatrix} \quad (10)$$

Perda por Retorno (S_{11} e S_{22})

A perda por retorno (S_{11}) é o coeficiente de reflexão do sinal na entrada considerando que a porta de saída está casada e, analogamente o S_{22} é coeficiente de reflexão na saída do dispositivo. O casamento de impedância é realizado para que haja máxima transferência de potência entre dois sistemas. Onde segundo Capovilla (2008), para que um sistema funcione corretamente a perda por retorno deve ser menor que -10 dB para que haja uma transferência de potência maior que 90%.

Ganho (S_{21})

O ganho é caracterizado como o coeficiente de transmissão direta entre a saída e a entrada quando a saída está casada. (TRINTINALIA, 2014).

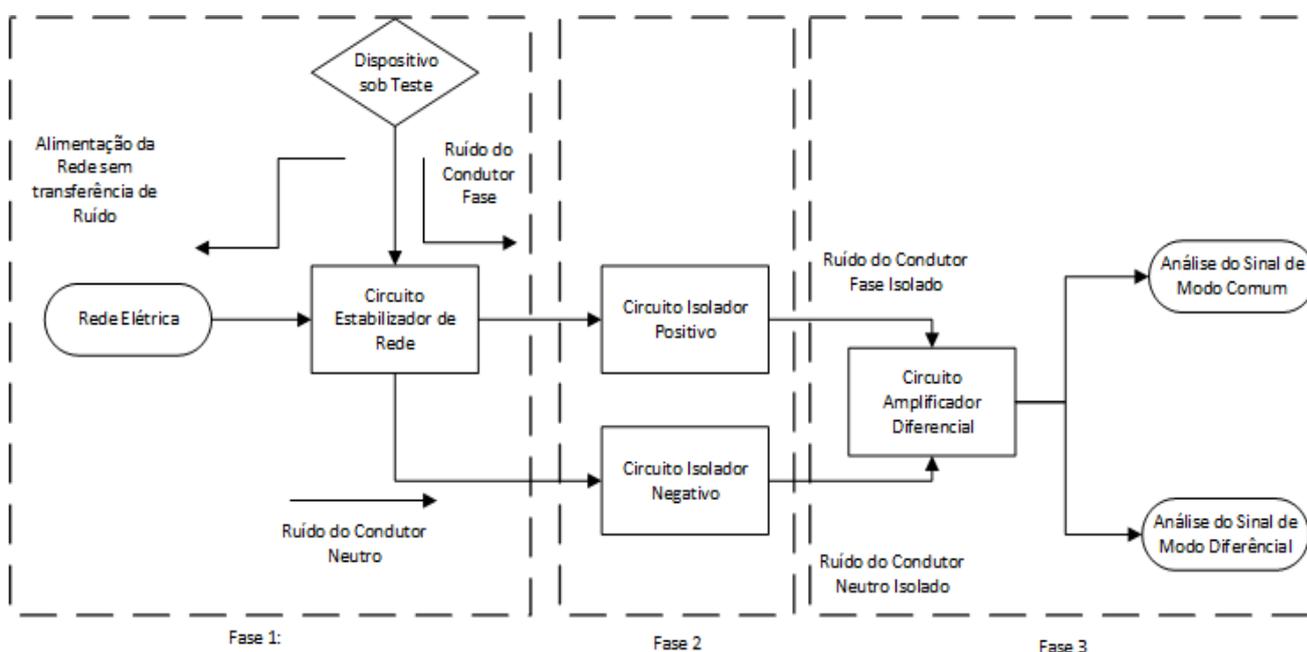
Isolação Reversa (S_{12})

É o oposto do ganho definido como o coeficiente de transmissão reversa entre a saída e a entrada quando a entrada está casada. (TRINTINALIA, 2014).

3 PROJETO E SIMULAÇÃO DA PLATAFORMA ALTERNATIVA

Na primeira parte deste trabalho foi desenvolvido uma plataforma alternativa para medição de emissões conduzidas, com bases nas pesquisas e materiais adotados. Esta plataforma foi descomposta no diagrama da Figura 28, onde existem 3 etapas fundamentais que foram utilizadas na análise do circuito.

Figura 28 - Fluxograma das Etapas do Circuito.



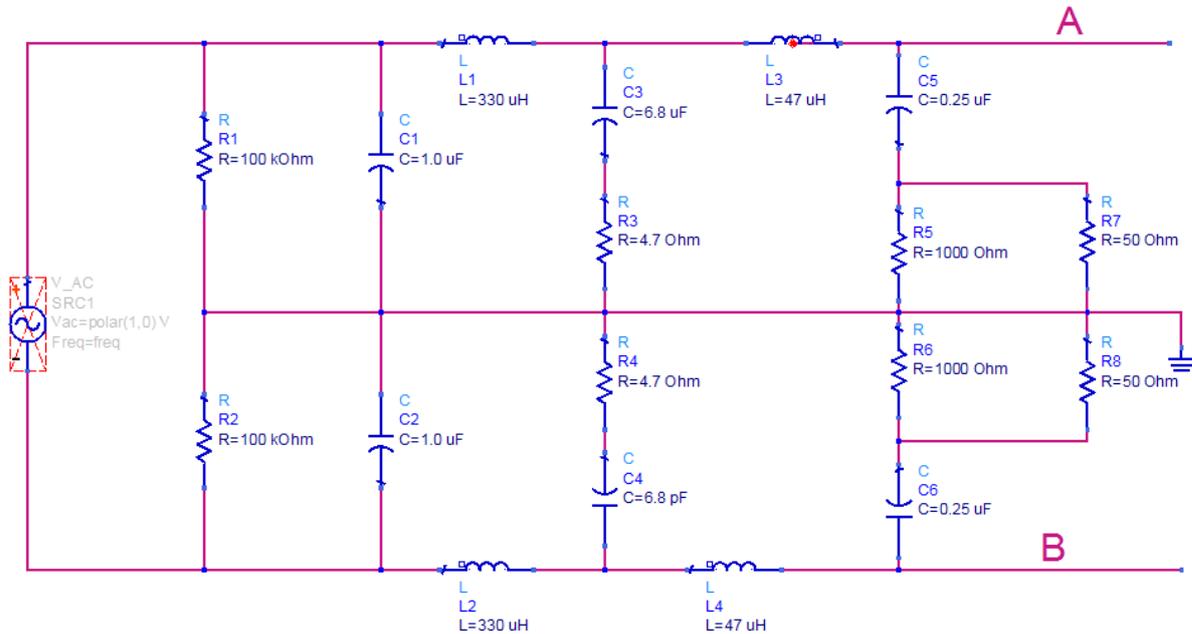
Fonte: Elaborado pelo Autor, (2019)

3.1 Fase 1: Circuito Estabilizador de Rede

A primeira fase é fundamentalmente uma configuração para medição de emissões conduzidas, onde este circuito é conectado na rede elétrica, no dispositivo sob teste, e nos circuitos isoladores. O circuito estabilizador de rede da Figura 28, expandido na Figura 29 é baseado no circuito V-LISN e adaptado a partir dos trabalhos de Montrose (2004) e no trabalho de Araujo (2017).

A implementação deste circuito evita interferir no funcionamento do dispositivo sob teste, como também tem a característica de ter uma boa resistência contra os ruídos provenientes da rede elétrica, ou seja, uma boa susceptibilidade eletromagnética. O dimensionamento do circuito estabilizador foi estabelecido para operar na faixa de frequência de 500 kHz à 30 MHz conforme a CISPR22.

Figura 29 - Circuito Filtro de Ruído.



Fonte: Elaborado pelo Autor, (2019)

Diante das referências utilizadas, em baixas frequências, o circuito da Figura 29 funciona como um curto circuito. Isso acontece, pois, os capacitores C_5 e C_6 , tem impedância reativa muito grande, e, portanto, são considerados circuitos abertos nestes pontos. Os indutores L_3 e L_4 filtram o ruído de baixa frequência resultante, redirecionando-os para os capacitores C_3 e C_4 para que então, os resistores R_3 e R_4 possam dissipar a potência desses ruídos. Como a intensidade desses ruídos é baixa, a resistência nestes resistores é $4,7 \Omega$, como sugerida em Araujo (2017). A função dos capacitores C_1 e C_2 , dos resistores R_1 e R_2 e dos indutores L_1 e L_2 , é filtrar o ruído proveniente da rede elétrica, garantindo uma boa susceptibilidade eletromagnética para a plataforma alternativa. Na tabela 3, estão descritos os valores para os componentes passivos dimensionados, com base nas informações analisadas e na faixa de frequência estabelecida

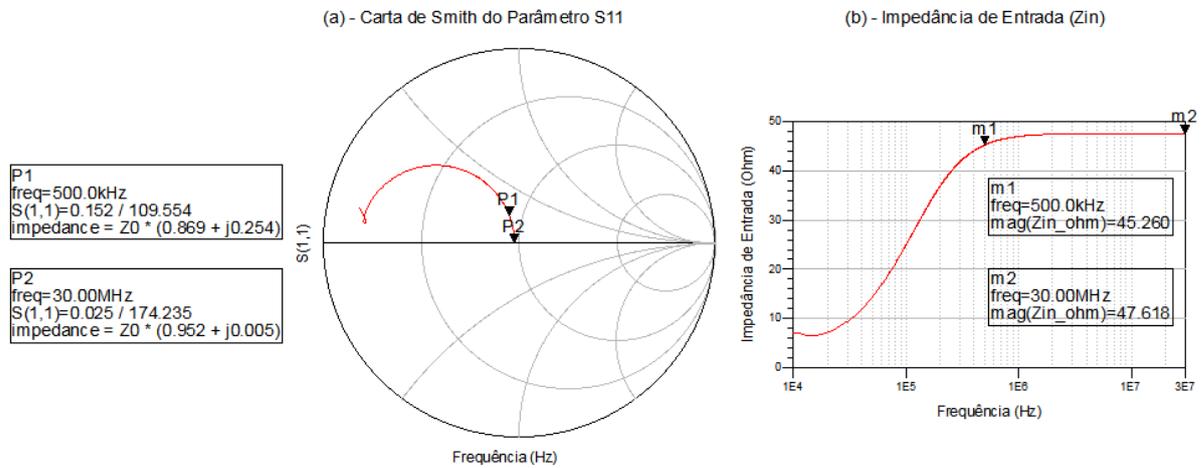
Tabela 3 - Dimensionamento dos Componentes Passivos

Componentes	Resistor (Ω)	Capacitor (μF)	Indutor (μH)
1;2	100k	1	330
3;4	4,7	6,8	47
5,6	0,25	1000	-

Fonte: Dados do Autor

Para analisar o ruído em altas frequências, este circuito isola o dispositivo sob teste da rede elétrica, conduzindo o ruído do condutor neutro para o circuito isolador negativo, e o ruído do condutor fase para o circuito isolador positivo. Isso é possível, devido aos indutores L_2 e L_4 , estes componentes em altas frequências apresentam impedância reativa elevada e, portanto, são considerados circuito aberto. O resultado para este circuito é obtido através da simulação do parâmetro S, onde é verificado a impedância de entrada na carta de Smith e no gráfico da impedância de entrada da Figura 30.

Figura 30 - (a) Carta de Smith e (b) Impedância de Entrada.



Fonte: Dados do Autor

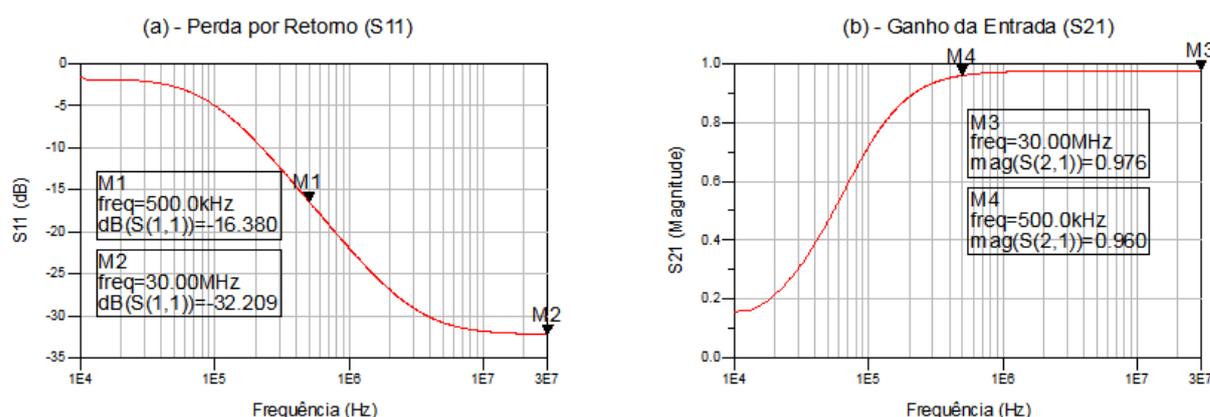
A partir da carta de Smith vista na Figura 30a, é notado que a impedância de entrada (Z_{in}) associada a impedância normalizada ($Z_0 = 50 \Omega$), na frequência de 500 kHz tem o valor de $Z_{in} = Z_0(0,869+j0,254)$ e na frequência de 30 MHz é de $Z_{in} = Z_0(0,952+j0,005)$. De acordo, com Balanis (2016), a impedância de entrada do circuito da Figura 30b é analisada na Equação 11 e aproximada por este autor através dos valores de impedância em cima de cada componente.

$$Z_{in} (\Omega) = \frac{1 + S_{11}}{1 - S_{11}} \cong \frac{Z_{R7,8} \cdot Z_{R5,6}}{Z_{R7,8} + Z_{R5,6}} \frac{1}{Z_{R2,4} + Z_{R3,4}} \quad (11)$$

A curva da Figura 30b é vista em Araujo (2017), onde existe um LISN conectado aos condutores fase e terra, neste trabalho essa metodologia é ampliada para o neutro. E, portanto, o dispositivo sob teste deve enxergar a mesma impedância quando vista pelo condutor fase-terra como pelo condutor neutro-terra. A resposta vista nas Figuras 30b, representa que o

circuito estabilizador de rede está com a impedância de entrada casada em 50Ω , onde a faixa de impedância correspondente à faixa de frequência aplicada varia de $45,26 \Omega$ até $47,62 \Omega$. O sinal deste circuito é analisado através da perda por retorno (S11) e do ganho (S21) encontrada na Figura 31.

Figura 31 – (a) Perda por Retorno (S11) e (b) Ganho (S21).



Fonte: Dados do Autor

De acordo com Balanis (2016), um sistema apresenta características para funcionar corretamente quando a perda por retorno na frequência de ressonância estão abaixo de -10 dB , no circuito estabilizador, o resultado obtido é $-16,38 \text{ dB}$, ou seja, este circuito tem uma baixa perda por retorno na faixa de frequências de 500 kHz até 30 MHz . O gráfico do ganho informa que a partir de 500 kHz o ganho é acima de $0,96$, ou seja, o ganho é aproximadamente unitário, isso indica que o ruído proveniente do dispositivo sob teste não é alterado ao ser transportado para o circuito isolador de sinal.

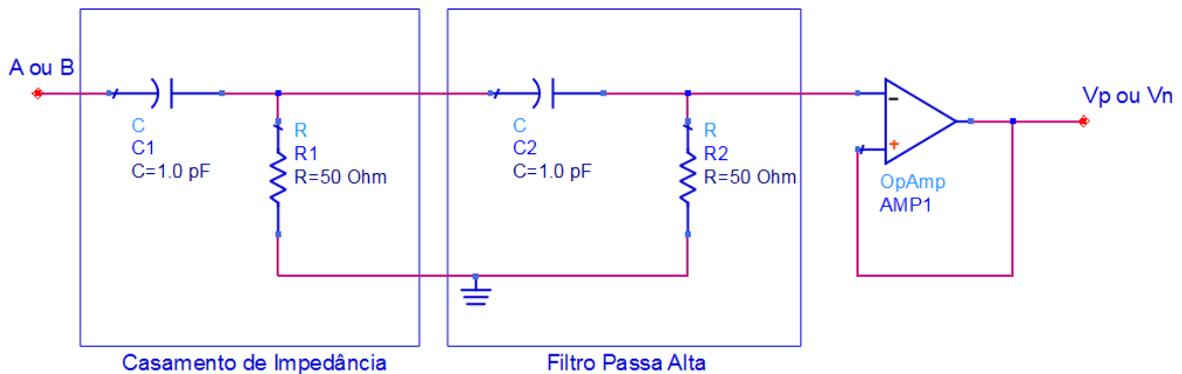
Logo mais, os pontos A e B, são respectivamente os pontos que são ligados ao condutor fase e ao condutor neutro do dispositivo sob teste. Considerando essas informações e com base em (KOSTOV et al., 2015), as resistências de 50Ω representam os circuitos isoladores e diferenciais, para onde os sinais do ruído da fase e do neutro serão tratados.

3.1 Fase 2: Circuitos Isoladores

Os circuitos isoladores têm como objetivo coletar de maneira eficiente os sinais de ruído do condutor fase e do condutor neutro, a fim de melhorar a análise da plataforma alternativa para medições de emissões conduzidas em dispositivos eletrônicos. O objetivo deste circuito é transportar o ruído que chega nos pontos A e B do circuito estabilizador até a entrada dos

circuitos da fase 3, sem alterar o formato do sinal e casando o circuito com o circuito estabilizador para que haja a máxima transferência de potência entre os circuitos. Diante destas informações foi projetado o circuito da Figura 31.

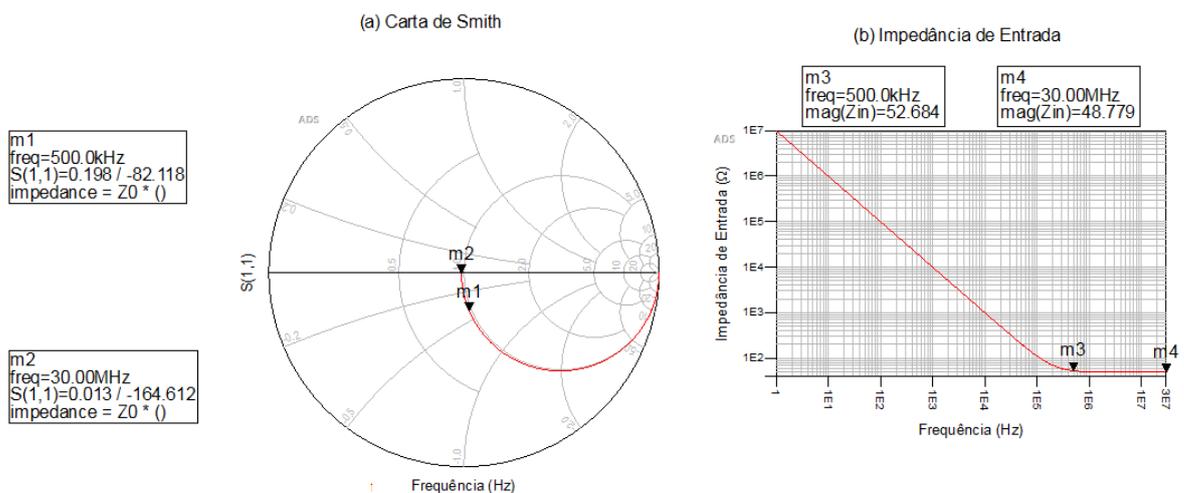
Figura 31 - Circuito analisador de ruído.



Fonte: Elaborado pelo Autor

Este circuito foi dimensionado considerando principalmente o casamento de impedância, filtragem do sinal de baixa frequência e isolamento final do sinal. A partir disso, o circuito do casamento de impedância foi dimensionado com $C_1 = 16 \text{ nF}$ e $R_1 = 50 \Omega$, este dimensionamento resultou em uma impedância característica descrita pela Figura 32, onde é encontrado a carta de Smith em relação ao parâmetro S_{11} e a impedância de entrada (Z_{in}).

Figura 32 - Circuito Isolador - (a) Carta de Smith e (b) Impedância de Entrada.



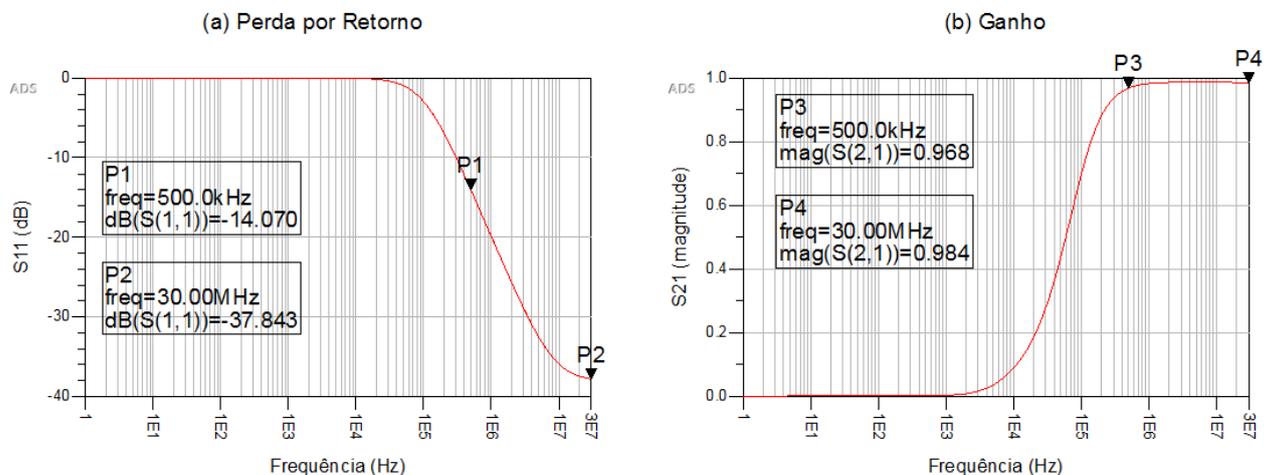
Fonte: Dados do Autor

A impedância de entrada na Figura 32, é denotada como $Z_{in} = Z_o(1,000-j0,400)$, onde foi aplicado a relação de impedância de entrada com o parâmetro S_{11} da Equação 11. Diante disto, nota-se na Figura 32b que a impedância é casada em aproximadamente 50Ω para frequências acima de 500 kHz, concretizando o casamento de impedância entre o circuito isolador e o circuito estabilizador. Para baixas frequências, é notado que a impedância de entrada tende ao infinito, isso acontece devido ao circuito passa alta da Figura 31. Este circuito foi dimensionado através da Equação 12 de frequência ressonante.

$$f_r = \frac{1}{2\pi R_2 C_2} \quad (12)$$

Para o dimensionamento deste filtro foi definido $R_2 = 2000 \Omega$ com frequência ressonante em $f_r = 500 \text{ kHz}$, desta forma obtido que $C_2 = 16 \text{ nF}$. Para analisar o circuito isolador completo foram analisados os parâmetros S da Figura 33 para averiguar a perda por retorno (S_{11}) e o Ganho (S_{21}).

Figura 33- Circuito Isolador - (a) Perda por Retorno (S_{11}) e (b) - Ganho (S_{21}).



Fonte: Dados do Autor

O gráfico da perda por retorno infere que o sinal que retorna é reduzido numa escala de -14.070 dB na frequência de 500 kHz, logo, o circuito funciona dentro dos parâmetros da bibliografia utilizada. O ganho em frequências acima de 500 kHz é aproximadamente unitário, ou seja, o ruído que é transportado através do circuito isolador tem perda mínima de sinal.

A partir dos resultados analisados é visto que o circuito isolador tem a capacidade de transportar o sinal de ruído até o circuito diferencial com ganho aproximadamente unitário e ao mesmo tempo isolando o sinal em V_{out} do resto do circuito.

3.2 Fase 3: Circuito Somador e Diferencial

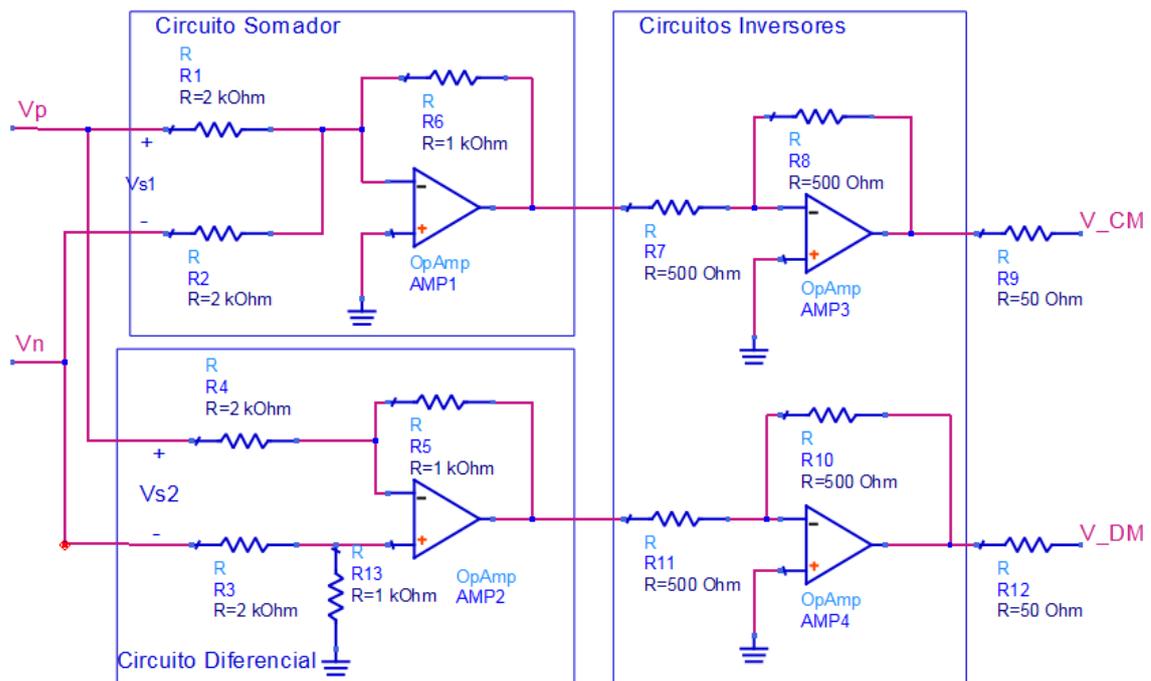
Esta etapa tem a função de analisar o ruído isolado dos condutores fase e neutro, e retornar os sinais de modo comum e modo diferencial. Portanto foi projetado um circuito amplificador somador e um circuito amplificador diferencial com proposito de retornar os ruídos de modo comum e modo diferencial, respectivamente. Estas características são obtidas com base nas equações 5 e 6 que relacionam as correntes de modo diferencial e modo comum em condutores em relação às tensões nos condutores fase e neutro. Nas equações 13 e 14, é dimensionado o ganho que o circuito somador e o circuito diferencial têm para que haja na saída as correntes de modo comum e modo diferencial.

$$G_c = \frac{Z_0 I_c}{V_p + V_n} = \frac{1}{2} \quad (13)$$

$$G_d = \frac{Z_0 I_d}{V_p - V_n} = \frac{1}{2} \quad (14)$$

Com base nos ganhos encontrados nas Equações 13 e 14, é dimensionado o circuito da Figura 34. Onde o diagrama composto por um circuito somador, um circuito diferencial e dois circuitos inversores.

Figura 34 - Circuito Diferencial e Somador.



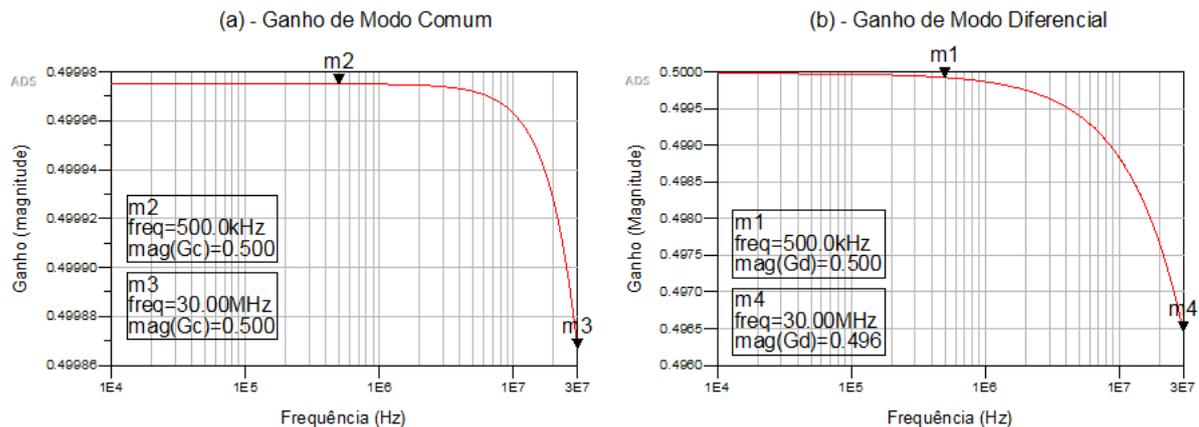
Fonte: Dados do Autor

O circuito somador é responsável por somar os sinais de ruído da fase e do neutro $V_{s1} = V_p + V_n$, foi dimensionado para que este circuito tenha um ganho modular de 0,5, porém este circuito é um inversor, portanto o ganho resultante neste circuito é $G_{c1} = -0,5$. O dimensionamento do circuito somador foi realizado ao definir $R_1 = R_2 = 2 \text{ k}\Omega$, e conseqüentemente $R_6 = 1 \text{ k}\Omega$. Para ajustar o ganho neste circuito aplicado um circuito inversor com $R_7 = R_8 = 500 \Omega$, que torna o ganho de modo comum em $G_c = 0,5$.

O circuito diferencial é projetado para amplificar a diferença $V_{s1} = V_p - V_n$, com intuito de obter o sinal de modo diferencial. Logo, para o dimensionamento, é definido que $R_3 = R_4 = 2 \text{ k}\Omega$ e $R_5 = R_{13} = 1 \text{ k}\Omega$, e analogamente é aplicado o circuito inversor na saída do circuito diferencial para inverter o sinal no que resulta em um ganho diferencial de $G_d = 0,5$.

No projeto deste circuito não foi utilizado nenhum componente reativo, diante disto é utilizado a simulação AC para analisar o ganho de tensão entre a saída e as entradas V_{s1} e V_{s2} . O resultado da simulação é encontrado nos gráficos da Figura 35, onde é notado que os ganhos variam minimamente com a frequência, isso ocorre devido as capacitância e indutâncias parasitas existentes nos dispositivos resistivos quando aplicados em altas frequências. Essas variações são menores que 1%, portanto podem ser desprezadas.

Figura 35 – (a) Ganhos de Modo Comum e (b) Modo Diferencial.



Fonte: Dados do Autor

Por seguinte, é definido $R_9 = R_{12} = 50 \Omega$, para que haja o casamento de impedância entre este circuito e o analisador de frequência.

Em relação ao circuito composto pelas fases 2 e 3, que representam o tratamento deste ruído, conclui-se que os sinais da fase e neutro são transportados com casamento de impedância e com ganhos aproximadamente unitários até serem convertidos nos sinais de ruído de modo

comum e modo diferencial. Logo, conclui-se que este circuito retorna os sinais de modo comum e modo diferencial.

Para a construção da plataforma alternativa de medição conduzida é definido dois circuitos separados. O primeiro é o circuito estabilizador de rede e o segundo é a composição dos circuitos isolador, somador, diferencial e inversores descritos anteriormente, onde o *layout* destes circuitos é encontrado nas Figuras 36 e 37.

Figura 36 – *Layout*: Circuito Estabilizador de Rede.

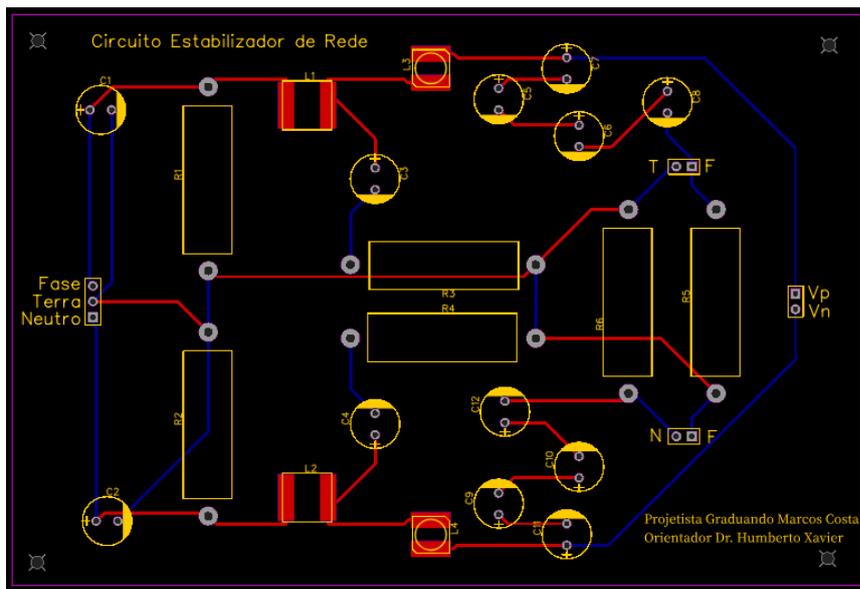
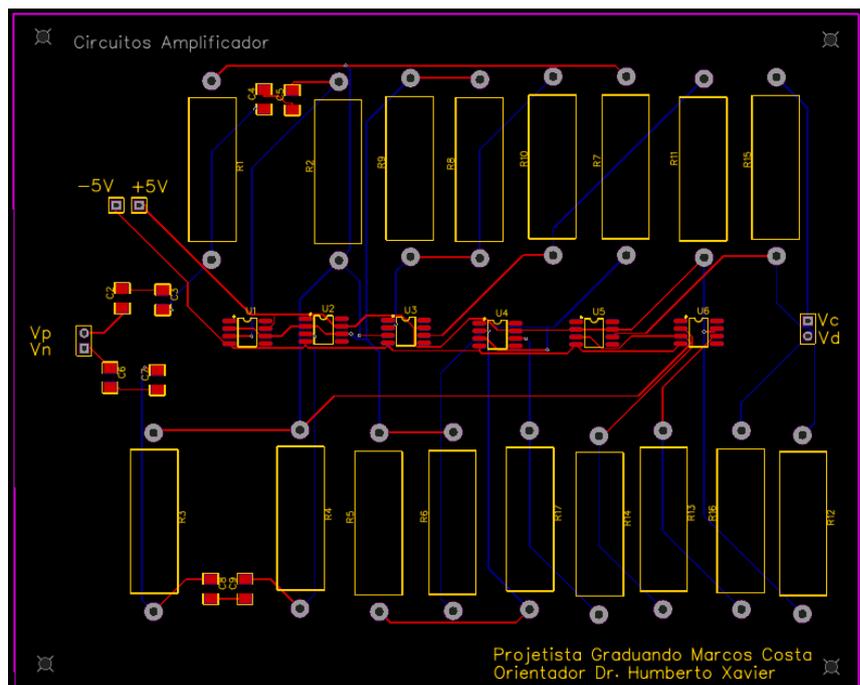


Figura 37 - *Layout* Circuito Amplificador.



Para sua construção foram escolhidos os componentes com características mais próximas das simuladas e com valores comerciais existentes, diante disto, os resistores tem potência de 5W, os indutores tensão máxima de 250V e os capacitores com tensão máxima de 400V. Os componentes foram espaçados no circuito estabilizador para evitar ruídos causados pela proximidade.

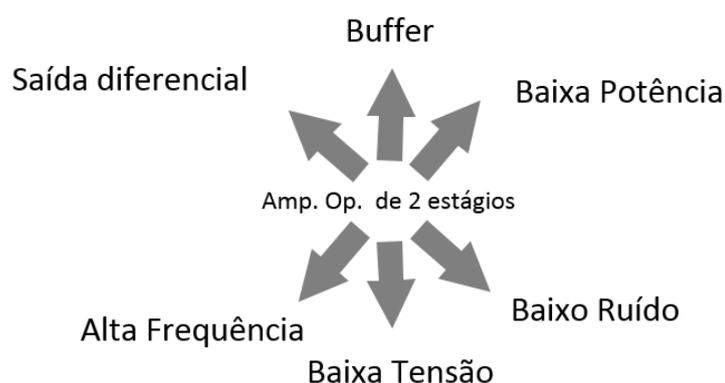
Nos circuitos amplificadores das Figuras 31 e 34, durante o processo de escolha do amplificador, foi determinado que os amplificadores MAX477 da Maxim, o OPA209 da *Texas Instruments* e o AD8055 da *Analog Devices*, apresentavam as melhores características de ruído, resistência de saída e banda de operação para a presente aplicação. Por fim, foi escolhido o amplificador operacional da *Analog Devices* para fazer parte da construção deste dispositivo.

Durante a aquisição dos componentes apenas o AD8055 da *Analog Devices* foi encontrado, e, portanto, utilizado no *design* dos *layout's* dos circuitos amplificadores da figura 37. O último objetivo que contempla o projeto da plataforma alternativa de medição de emissões conduzidas é a construção deste circuito, porém após a aquisição dos componentes eletrônicos, o amplificador operacional não foi entregue por ter sido considerado extraviado. Diante destas informações, não foi possível solicitar outros materiais para construção e aferição dos parâmetros definidos em projeto em tempo hábil até a apresentação deste trabalho.

4 PROJETO DO AMPLIFICADOR OPERACIONAL

Segundo (LEE, 2004), as arquiteturas de amplificadores operacionais são definidas pelo objetivo definido no início do projeto. Na Figura 38, são vistos as possíveis características mais utilizadas no projeto de um amplificador operacional. Neste trabalho é projetado um amplificador operacional de baixo ruído e baixa resistência de saída, a fim de ser utilizado em uma configuração *buffer*.

Figura 38 – Atributos do amplificador de 2 estágios.



Fonte: Adaptado de Lee (2004)

As características desejáveis para um amplificador operacionais que atue como *buffer* são baixa resistência de saída, baixa potência dissipada e alta velocidade. Desta forma, o primeiro modelo de amplificador operacional escolhido foi o amplificador de transcondutância de dois estágios definido por (LEE, 2004) onde existe transistores CMOS e PMOS.

4.1 Definição dos parâmetros

Este amplificador é composto por um estágio diferencial e um estágio de compensação de frequência. A tecnologia definida para o projeto foi a 0,35 μm da *AustriaMicroSystem* (AMS), esta dimensão é referente ao comprimento dos transistores e sua alimentação nesta tecnologia é padronizada em 3,3V ou 5V. Com base nas pesquisas e materiais utilizados, os parâmetros definidos para este circuito são definidos na Tabela 4. O ganho de largura de banda (GB) indica em qual frequência o amplificador operacional terá ganho unitário, onde para frequências maiores que esta frequência, os sinais serão distorcidos. Como a largura de banda da plataforma alternativa vai até 30 MHz, para que o amplificador não tenha seu ganho reduzido nesta faixa de operação, foi definido um valor mínimo de 150 MHz.

Tabela 4 - Faixa de Parâmetros definido

Valor Mínimo	Parâmetro	Valor Máximo
150 MHz	GW	300 Mhz
1000 V/ μ s	<i>Slew rate</i>	2000 V/ μ s
0	P_{diss}	3 mW
0,1 μ F	C_L	1,0 μ F

Fonte: Dados do Autor

O *slew rate* é a variação de tensão ou corrente em relação ao tempo, um baixo *slew rate* não tem a capacidade de alterar o sinal de saída quando aplicado um sinal de alta frequência na entrada, em amplificadores ideais o *slew rate* é infinito, neste trabalho é determinado um *slew rate* mínimo de 1000 V/ μ s para que este dispositivo opere sem interferências até 150 MHz. (JUNG, 2005).

Além dos parâmetros variáveis, para o cálculo das dimensões dos transistores, são definidos os parâmetros fixos apresentados na Tabela 5.

Tabela 5 - Parâmetros Fixos

Parâmetro	Valor
V_{DD}	3,3 V
V_{SS}	-3,3 V
Margem de Fase	60°
V_{out}	+/- 3V
ICMR	-2 a 3 V

Fonte: Dados do Autor

Segundo (LEE, 2004), este modelo é dimensionado a partir das equações 15-38:

Slew Rate:

$$SR = \frac{I_5}{C_c} \quad (15)$$

Ganho no primeiro estágio e no segundo estágio

$$A_{v1} = \frac{-g_{m1}}{g_{ds2} + g_{ds4}} = \frac{-2g_{m1}}{I_5(\lambda_2 + \lambda_4)} \quad (16)$$

$$A_{v2} = \frac{-g_{m6}}{g_{ds6} + g_{ds7}} = \frac{-g_{m6}}{I_6(\lambda_6 + \lambda_7)} \quad (17)$$

Ganho de Largura de Banda (GB)

$$GB = \frac{g_{m1}}{C_c} \quad (18)$$

Polo de saída (p₂) e RHP zero (z₁)

$$p_2 = \frac{-g_{m6}}{C_L} \quad (19)$$

$$z_1 = \frac{g_{m6}}{C_c} \quad (20)$$

CMR positivo V_{in} (máx.) e CMR negativo V_{in} (min.)

$$V_{in}(\text{máx.}) = V_{DD} - \sqrt{\frac{I_5}{\beta_3}} - |V_{\gamma03}|(\text{máx.}) + V_{T1}(\text{min.}) \quad (21)$$

$$V_{in}(\text{min.}) = V_{SS} + \sqrt{\frac{I_5}{\beta_1}} + |V_{T1}|(\text{máx.}) + V_{DS5}(\text{sat.}) \quad (22)$$

Tensão de Saturação V_{sat} (min.)

$$V_{in}(\text{min.}) = \sqrt{\frac{2I_{ds}}{\beta}} \quad (23)$$

Para as equações acima é considerado que todos os transistores estão em saturação, e que as relações entre as condutâncias são representadas pelas equações 24 a 27:

$$g_{m1} = g_{m2} = g_{m1} \quad (24)$$

$$g_{m6} = g_{m11} \quad (25)$$

$$g_{ds2} = g_{ds4} = G_I \quad (26)$$

$$g_{dr6} = g_{d7} = G_{II} \quad (27)$$

O procedimento descrito por (LEE, 2004), necessita que seja conhecido os valores das Tabelas 4 e 5. Como o transistor irá variar de acordo com comprimento do transistor definido em 0,35 μm pela AustriaMicroSystem(2004). Portanto segundo (LEE, 2004) é necessário a escolha de transistor com maior precisão durante o processo de simulação do sistema. Com isso, a etapa seguinte deste procedimento é encontrar a capacitância de compensação, considerando que margem de fase é 60° , através da utilização dos parâmetros de transcondutância em saturação¹ para os transistores CMOS e PMOS.

$$C_c > 0,2C_L \quad (28)$$

Determinar a corrente I_5 :

$$I_5 > SR * C_c \quad (29)$$

Dimensões de entrada S_3 .

$$S_3 = \frac{2I_5}{K_3' [V_{DD} - V_{in}(máx.) - |V_{T03}|(máx) + V_{T1}(\text{min.})]^2} \quad (30)$$

Verificar se o polo de M_3 não será dominante assumindo que seja maior que 10GB.

$$10GB < \frac{g_{m3}}{2C_{gs3}} \quad (31)$$

Definir os valores para S_1 e S_2 :

$$g_{m1} = GB.C_c \rightarrow S_2 = \frac{g_{m2}^2}{K_2'I_5} \quad (32)$$

Dimensionar valores para S_5 e S_6

$$V_{DS5} = V_{in}(\text{min.}) - V_{SS} - \sqrt{\frac{I_5}{\beta_1}} - V_{T1}(máx.) \geq 100mV \rightarrow S_5 = \frac{2I_5}{K_3'[V_{DS5}(\text{sat.})]^2} \quad (33)$$

$$V_{DS5} = 2,2g_{m2} \frac{C_L}{C_c} \rightarrow S_6 = S_4 \frac{g_{m6}}{g_{m4}} \quad (34)$$

¹ Os valores de K_p , K_n , são encontrados no apêndice B.

Calculo de I_6 e dimensionar valores para S_7

$$I_6 = \frac{g_{m6}^2}{K_6' S_5} \quad (35)$$

$$S_7 = S_5 \frac{I_6}{I_5} \quad (36)$$

Verificar o ganho e potência dissipada

$$A_v = \frac{2g_{m2}g_{m6}}{I_5[\lambda_2 + \lambda_3]I_6[\lambda_6 + \lambda_7]} \quad (37)$$

$$P_{diss} = [I_5 + I_6][V_{DD} + |V_{SS}|] \quad (38)$$

4.2 Simulações e Resultados

O procedimento para calcular as variáveis S , foi realizado através do algoritmo no apêndice C, que tem a função de retornar os valores para S , de acordo com os parâmetros variáveis e fixos. Os resultados das simulações retornaram dois circuitos distintos, um circuito opera com $V_{DD} = 5,0$ V e o outro com $V_{DD} = 3,3$ V, identificados como amplificadores A e B, respectivamente. Na Tabela 6 é encontrado os valores das dimensões de 5V.

Tabela 6 - Dimensões do Amplificador A para 5V com $L = 0,35$ μm

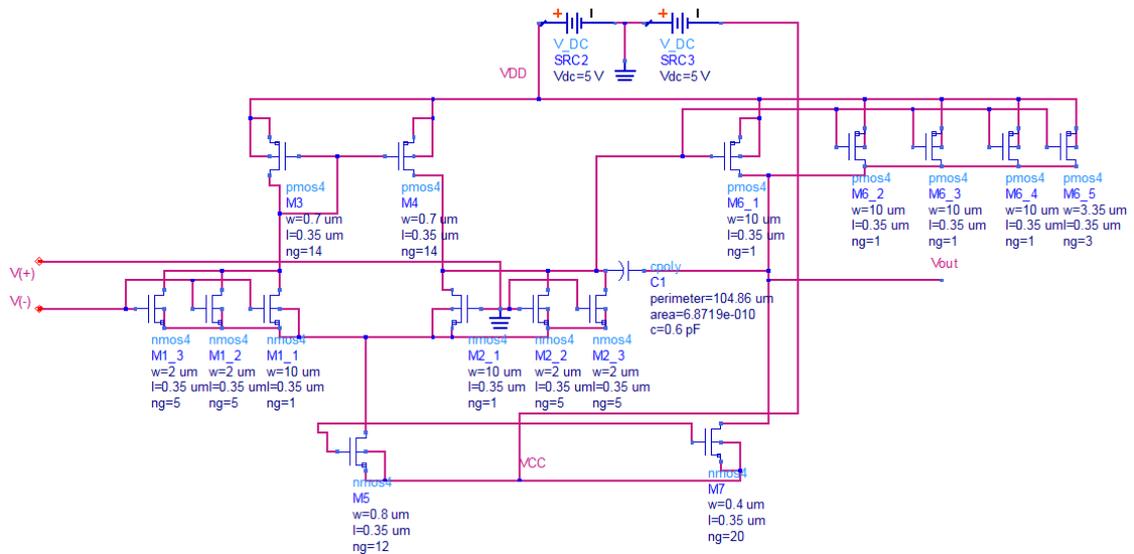
Transistor	W/L	W (μm)	Tecnologia
S1	39,5	14	NMOS
S2	39,5	14	NMOS
S3	1,94	0,68	PMOS
S4	1,94	0,68	PMOS
S5	2,32	0,81	NMOS
S6	124,41	43,54	PMOS
S7	1,07	0,37	NMOS

Fonte: Dados do Autor

Com relação aos limites estabelecidos pela modelagem computacional existente no ADS com base na AustriaMicroSystem(2004). Define-se W como uma variável em função de N_g (número de portas), esta variável varia de 1 até 20, e W varia de 10 μm até 0,45 μm . Como é visto na Tabela 6, $W1$, $W2$ e $W6$ são maiores que 10 μm , portanto para o projeto foi necessário conectar transistores em paralelo para alcançar a dimensão projetada na Tabela 6, na

Figura 39, é encontrado o esquemático deste amplificador operacional. Em relação ao número de transistores em paralelo, foi utilizado 3 transistores para alcançar a dimensão de $14 \mu\text{m}$ dos transistores 1 e 2. Enquanto que foi utilizado 5 transistores para alcançar a dimensão de $43 \mu\text{m}$ do transistor 6.

Figura 39 - Amplificador Projetado A com 5V de alimentação.



Fonte: Elaborado pelo Autor, (2019)

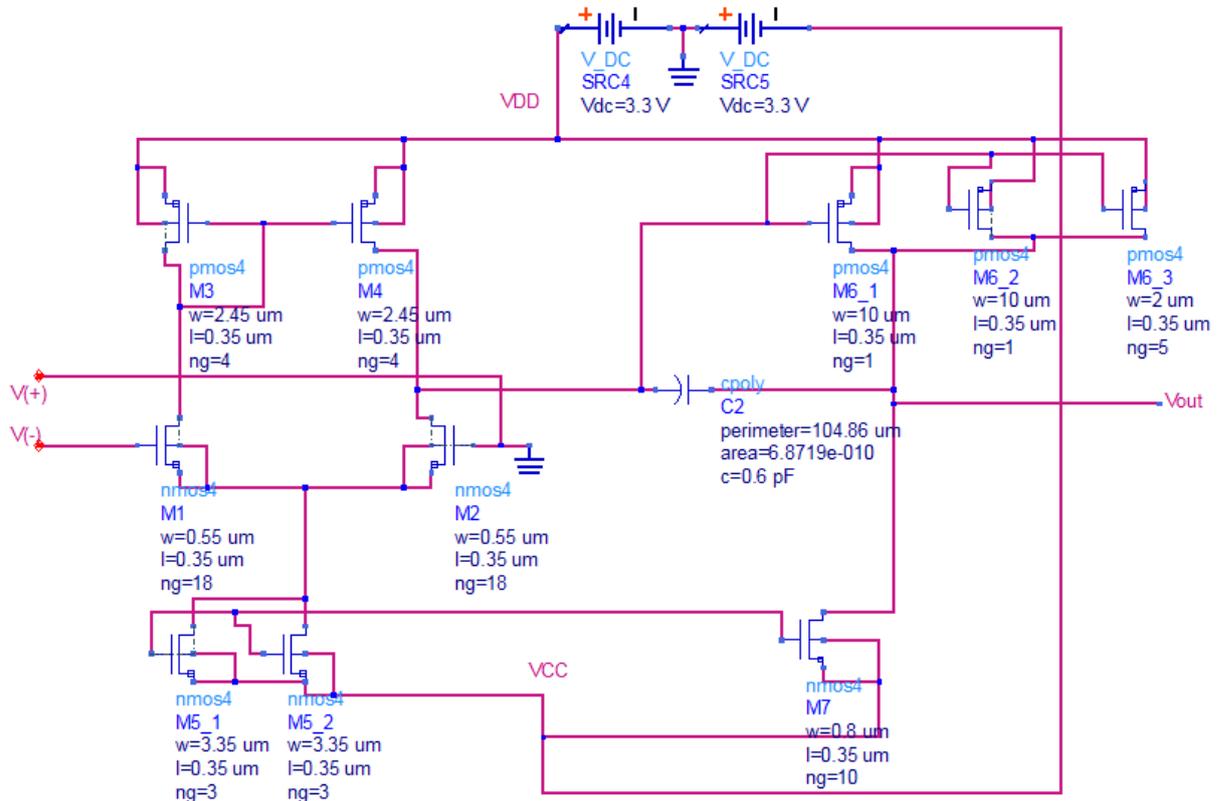
O outro circuito projetado utiliza uma alimentação simétrica de 3,3 V, e suas dimensões são encontradas na Tabela 7 e o esquemático na Figura 41.

Tabela 7- Dimensões do Amplificador B para 3,3V para $L = 0,35 \mu\text{m}$.

Parâmetro	W/L	W (μm)	Tecnologia
S1	1,51	0,53	NMOS
S2	1,51	0,53	NMOS
S3	7,55	2,64	PMOS
S4	7,55	2,64	PMOS
S5	18,80	6,58	NMOS
S6	62,20	21,8	PMOS
S7	2,3	0,8	NMOS

Fonte: Dados do Autor, (2019)

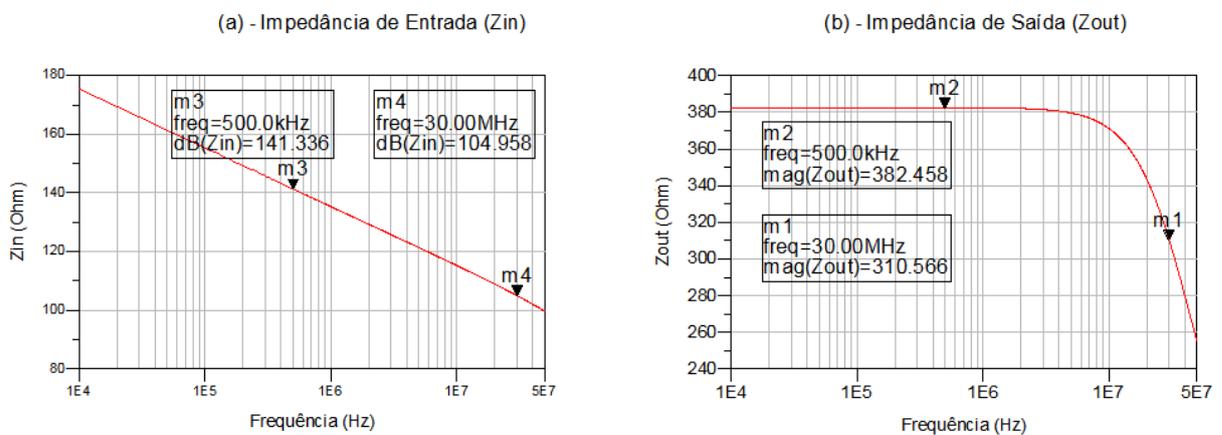
Figura 40 - Amplificador Projetado B com 3,3V de alimentação.



Fonte: Dados do Autor, (2019)

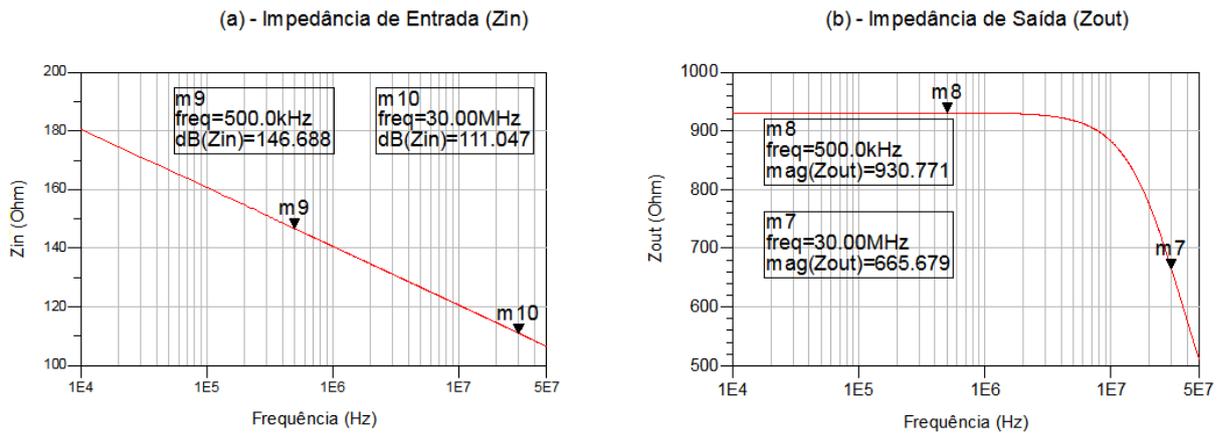
Com dados de *slew rate*, ganho de largura de banda e potência dissipada encontradas pelo algoritmo, foi simulado pelo ADS a impedância de entrada e saída destes dispositivos. Os resultados são mostrados nas Figuras 41 e 42, para os amplificadores A e B.

Figura 41 – Amplificador A com 5V - (a) Impedância de Entrada e (b) Impedância de Saída.



Fonte: Dados do Autor, (2019)

Figura 42– Amplificador B com 3,3V - (a) Impedância de Entrada e (b) Impedância de Saída.



Fonte: Dados do Autor, (2019)

As condições objetivadas para o amplificador operacional são baixa potência dissipada, alto *slew rate* e ganho de largura de banda maior que 100 MHz, esses parâmetros foram admitidos durante o próximo passo do *design* dos amplificadores das Figuras 39 e 40. Outro fator importante é que este amplificador atue como *buffer*, onde segundo Lee (2004) é interessante que o amplificador operacional tenha impedância de entrada infinita e uma resistência de saída próxima ou menor que 100 Ω .

Os resultados das Figuras 41 e 42, demonstram que em ambos os amplificadores apresentados, a impedância de entrada mínimo é 100 dB e impedância de entrada é 310 Ω dentro da faixa de frequência deste trabalho. Em relação a impedância de saída o amplificador A apresentou valores melhores que B, porém como o valor de referência é 100 Ω , estes amplificadores devem ser otimizados para alcançar resultados mais próximos dos critérios estabelecidos.

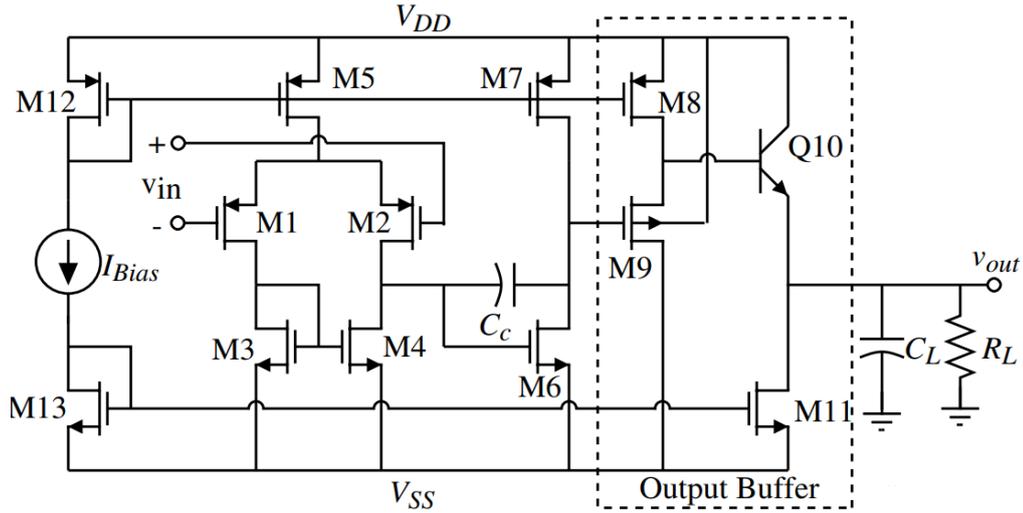
Desta forma, apesar destes amplificadores atenderem os demais critérios, é importante melhorar a impedância de saída, para que o amplificador operacional tenha ganho unitário quando aplicado na plataforma alternativa.

4.3 Amplificador de 2 estágios com *Buffer*

O procedimento anterior considera apenas um amplificador operacional de 2 estágios, ou seja, a entrada diferencial e o circuito de compensação. Para diminuir o valor de R_{out} , (LEE, 2004) aconselha a utilizar um circuito *buffer* composto por transistores de junção bipolar como na Figura 43, conectado na saída do circuito de compensação.

A função dos transistores M8 e M9 é melhorar a resistência de saída, onde tudo que é visto da base para o terra é dividido por $(1 + \beta_f)$ e reduzir a carga em cima dos drenos de M6 e M7. O equacionamento das equações 39 a 41, descreve a metodologia utilizada para encontrar o circuito *Buffer* utilizado no circuito amplificador.

Figura 43 - Amplificador de 2 estágios com Saída *Buffer*.



Fonte: Lee (2014)

Resistência de Saída para pequenos sinais:

$$R_{out} = \frac{1}{g_{m10}} + \frac{1}{g_{m9}(1 + \beta_f)} \quad (39)$$

Tensão de saída máxima:

$$V_{out}(máx.) = V_{DD} - V_{SD8}(sat.) - v_{BE10} = V_{DD} - \sqrt{\frac{2K'_p}{I_8 \left(\frac{W_8}{L_8}\right)}} - V_t \ln\left(\frac{I_{c10}}{I_{s10}}\right) \quad (40)$$

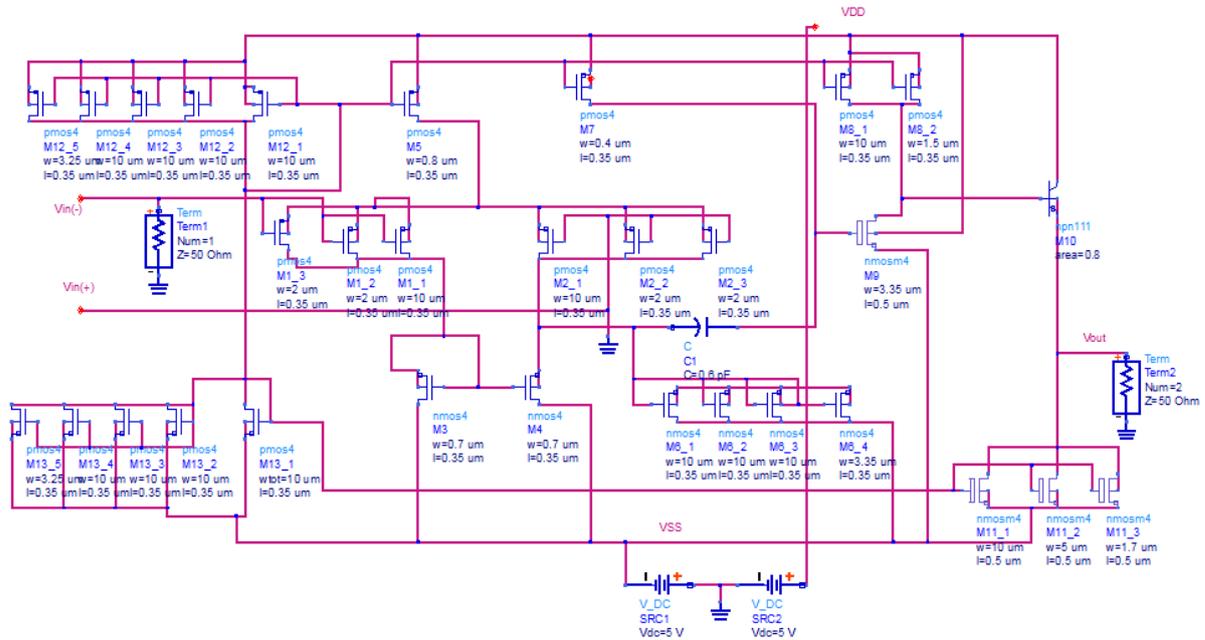
Ganho de Tensão

$$\frac{V_{out}}{V_{in}} = \left(\frac{g_{m1}}{g_{ds2} + g_{ds4}}\right) \left(\frac{g_{m6}}{g_{ds6} + g_{ds7}}\right) \left(\frac{g_{m9}}{g_{m9} + g_{mbs9} + g_{ds8} + g_{\pi10}}\right) \left(\frac{g_{m10}R_L}{1 + g_{m10}R_L}\right) \quad (41)$$

Foi aplicado aos amplificadores projetados previamente o estágio *buffer* para melhorar a impedância de saída. Foi definido que o transistor bipolar tivesse ganho $\beta_f = 100$ e que a resistência de saída objetivada fosse 100Ω . Diante das equações encontradas em (LEE, 2004) foi dimensionado os amplificadores A e B finais, mostrados nas Figuras 44 e 45. De maneira

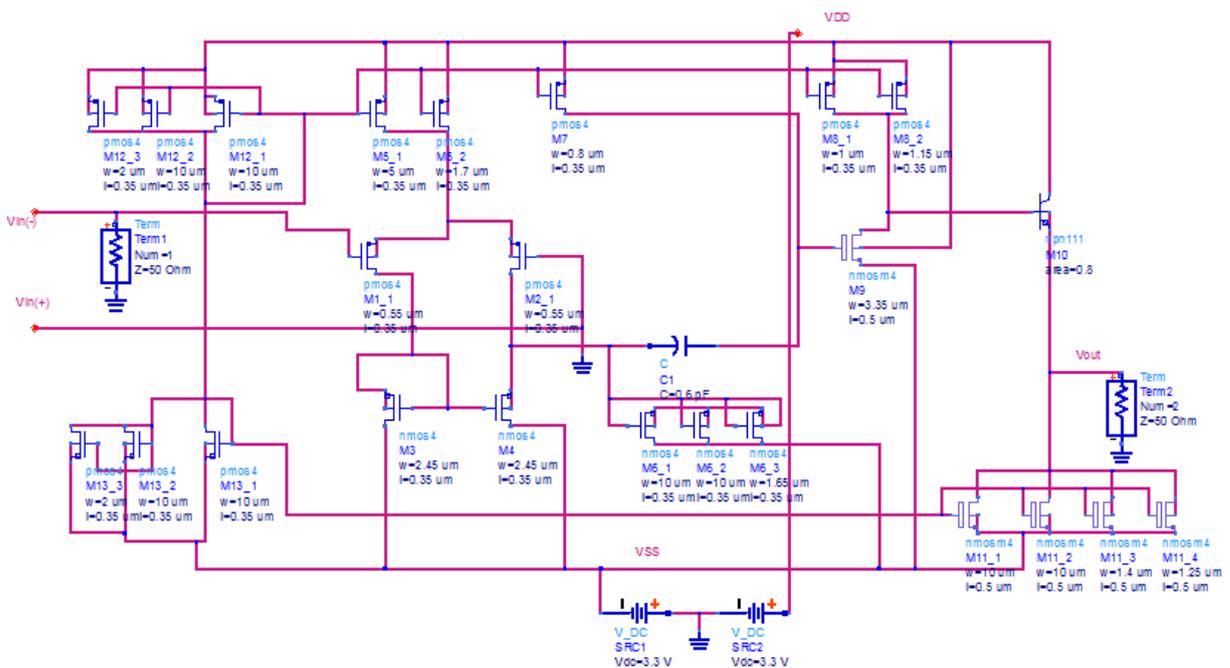
análoga, foram estabelecidas as condições de *design* estabelecidas pela AustriaMicroSystem(2004) e o algoritmo para o cálculo das dimensões é encontrado no apêndice C.

Figura 44 - Amplificador A com *Buffer* na Saída.



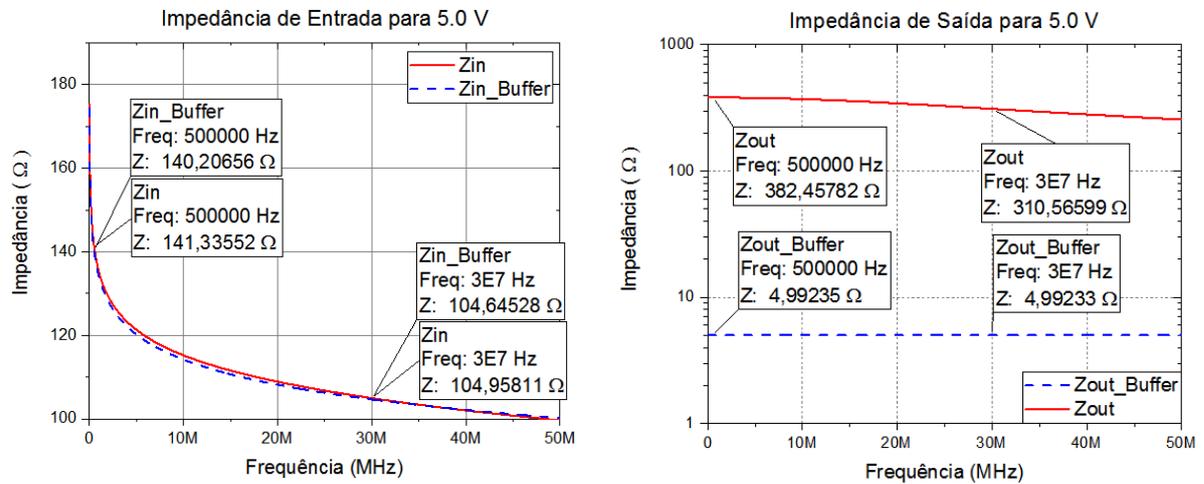
Fonte: Elaborado pelo Autor, (2019)

Figura 45 - Amplificador B com *Buffer* na Saída

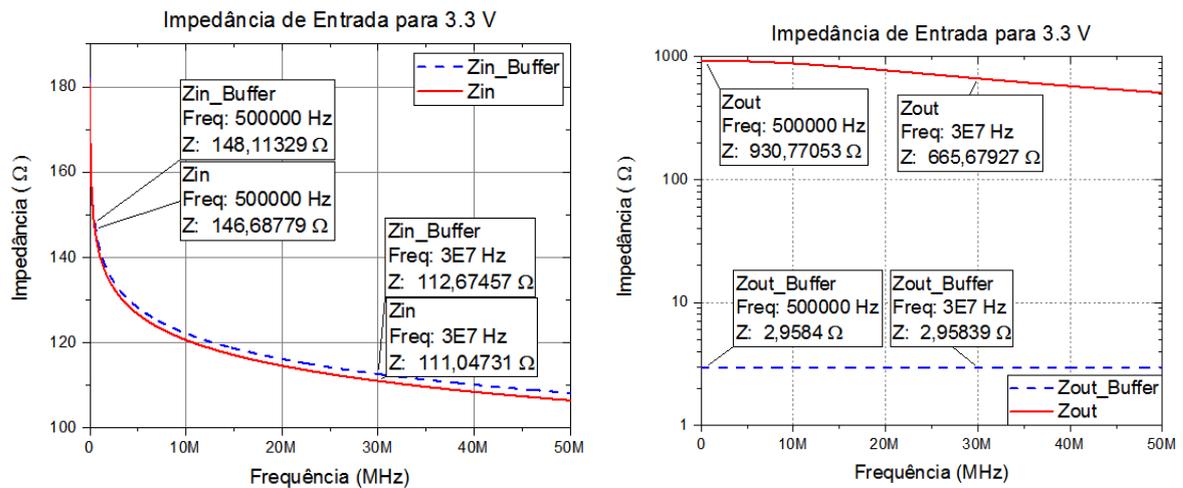


Fonte: Elaborado pelo Autor, (2019)

Os resultados das simulações de impedâncias de entrada e impedância de saída dos amplificadores A e B com *buffer* são encontrados nas Figuras 46 e 47 respectivamente.

Figura 46 - Amplificador A com *Buffer*.

Fonte: Elaborado pelo Autor, (2019)

Figura 47 - Amplificador B com *Buffer*

Fonte: Elaborado pelo Autor, (2019)

Os gráficos das Figuras 46 e 47 indicam que as impedâncias de entrada nos amplificadores A e B com *buffer* foram alteradas em menos de 1% em relação aos amplificadores sem *buffer*. Enquanto que a resistência de saída no amplificador A na frequência de 30 MHz sofreu uma redução para 1,6% do valor original e no amplificador B uma redução para 0,44% do valor original. Estes resultados indicam que tanto o amplificador operacional A como o amplificador operacional B são amplificadores de alta velocidade e baixa resistência de saída, esses circuitos apresentam características para serem utilizados como *buffer*. As características finais desses dispositivos, são encontrados nas Tabelas 8 e 9.

Tabela 8 - Características Finais - Amplificador A

Parâmetro	Valor
Tensão de Alimentação	+/- 5V
Slew Rate	1900 V/ μ s
Gain Bandwidth	150 MHz
Potência dissipada	2,25 mW
Av (ganho de malha fechada)	4338
Rout (30 Mhz)	5 Ω

Fonte: Dados do Autor, (2019)

Tabela 9 - Características Finais - Amplificador B

Parâmetro	Valor
Tensão de Alimentação	+/- 3,3V
Slew Rate	1400 V/ μ s
Gain Bandwidth	150 MHz
Potência dissipada	0,73 mW
Av (ganho de malha fechada)	4300
Rout (30 Mhz)	3 Ω

Fonte: Dados do Autor, (2019)

5 CONSIDERAÇÕES FINAIS

Na medição de emissões conduzidas os dispositivos compatíveis no mercado são projetados ao considerar que o ruído de modo diferencial é muito pequeno no condutor fase, portanto desprezível. Porém, na aplicação da plataforma de medição alternativa é analisado o ruído de modo comum isolado do ruído de modo diferencial, desta forma, minimizando o erro proveniente da interação entre estes sinais.

Além disto, com base em (KOSTOV et al., 2015), adquirir estes sinais é importante no projeto de filtros para dispositivos eletrônicos, onde não apenas o ruído de modo comum é utilizado, como também é utilizado o ruído de modo diferencial, isto é realizado para que o filtro seja projetado para obter uma susceptibilidade eletromagnética e interferência eletromagnética dentro dos parâmetros definidos pelas comissões internacionais.

Durante o projeto da plataforma alternativa, o fator com maior limitação durante a definição dos elementos, componentes e simulações, foi a limitação de componentes eletrônicos a serem utilizados no projeto. Na escolha do amplificador comercial que seria utilizado para teste da plataforma alternativa, 3 amplificadores operacionais de marcas distintas foram selecionados por apresentarem características condizentes ao proposto à plataforma alternativa. Após a escolha dos componentes aplicados aos *layouts* das Figuras 36 e 37, apenas o amplificador operacional não foi obtido, e por este motivo, não foi possível construir a plataforma alternativa para medir e verificar os parâmetros de projeto.

Ao projetar a plataforma alternativa de medição para emissões conduzida através do uso de um circuito isolador de sinal, da Figura 31 e com um circuito analisador de sinais de modo comum e modo diferencial da Figura 34 conclui-se que esta plataforma obteve uma melhoria teórica em relação ao LISN padrão. Logo, a hipótese deste trabalho que consistia na melhoria da sensibilidade em relação às emissões conduzidas é confirmada pelos gráficos obtidos anteriormente. Para verificar com mais veemência esta metodologia aplicada, a construção da plataforma alternativa é de extrema importância e foi colocada como pesquisa futura após a finalização deste trabalho.

A segunda etapa consistia em dimensionar um amplificador operacional específico para operar na plataforma alternativa de medição, esta premissa é defendida claramente por causa das limitações comerciais existentes nos dispositivos eletrônicos. Os valores para as características básicas, basearam-se em trabalhos científicos (LEE, 2004) e relatórios comerciais da *Texas Instruments* e da *AustriaMicroSystem*(2004).

Os amplificadores operacionais dimensionados nas Tabelas 8 e 9, são dispositivos que iram atuar em alta velocidade, baixa resistência de saída e baixa potência dissipada. A construção destes amplificadores operacionais não é possível, pois é necessário um convênio entre a Universidade Federal do Tocantins com a *Foundry* da AustriaMicroSystem(2004). Este procedimento é dispendioso e, portanto, este trabalho propôs apenas o projeto do amplificador operacional para ser utilizado na plataforma alternativa.

Com base nos parâmetros ótimos definidos, ambos os amplificadores operacionais são capazes de atender a características necessárias para o funcionamento para a plataforma alternativa. Entres os amplificadores operacionais apresentados o amplificador com *buffer* B da Figura 45 apresenta a menor potência dissipada, e, portanto, é definido como o melhor resultado entres os amplificadores projetados. Por fim, conclui-se que esta metodologia retornou amplificadores operacionais compatíveis em relação as especificações definidas para atuar como *buffer* nos circuitos amplificadores.

5.1 Trabalhos futuros

Para que haja uma real validação do método, é importante a construção do protótipo da plataforma alternativa de medição conduzida comparando-a com um LISN padrão. A partir desta análise pode ser obtido a real verificação para este método.

Como é mencionado na introdução, a crescente interligação de formas alternativas de geração de energia pode afetar a rede elétrica. Com base nisto, o estudo do impacto dos ruídos provenientes de sistemas *smartgrids* na rede elétrica através da plataforma alternativa é importante para delimitar e melhorar os sistemas de micro geração. O amplificador operacional projetado foi desenvolvido com o intuito de ser utilizado para circuitos de medida por ter um baixo ruído e uma baixa resistência de saída. Porém, tratamento de imagem e som, dispositivos RF e circuitos médicos são exemplos de aplicações que este amplificador pode atuar. Diante disto, a aplicação deste amplificador em diferentes casos são possíveis trabalhos a serem desenvolvidos. A otimização dos componentes neste trabalho demandou uma técnica apurada para varredura de um campo de possibilidade dentro de limites pré-estabelecidos.

A aplicabilidade de ferramentas meta-heurísticas para solucionar problemas de otimização cresce de acordo com a demanda tecnológica, em (RUSA, 2016), a técnica *Particle Swarm Optimization* é utilizada para otimizar um amplificador operacional aplicada a sinais neurológicos. Logo, utilizar técnicas semelhantes a usada em (RUSA, 2016), para melhorar o *design* do circuito agrega melhoria na performance do dispositivo.

6 CONCLUSÃO

Diante dos resultados mostrados, convém lembrar previamente que a hipótese deste trabalho consistia em projetar um amplificador operacional que ao ser empregado junto da plataforma alternativa teria a capacidade de oferecer uma melhoria no sinal medido pelo sistema. Em virtude do que foi mencionado nos resultados deste trabalho, as metas definidas nos objetivos específicos foram concluídas com exceção da construção do protótipo.

Os resultados obtidos para a plataforma alternativa de medição de emissões conduzidas foram limitados para operar nas faixas de frequência da CISPR 22. Desta forma, apesar das faixas das demais normas serem próximas, devido ao filtro na entrada do *buffer*, o sinal pode ser alterado caso mude a faixa de frequência dos ruídos. Portanto, a melhor solução neste caso é trabalhar com um capacitor e resistor variável, que operem em varias frequência de corte, porém como esta aplicação não foi definida como objetivo, foi considerado apenas a faixa de frequência para a CISPR22.

O dimensionamento do amplificador operacional foi idealizado com objetivo de atender as características que o circuito amplificador necessita para operar sem distorcer os sinais do ruído. Portanto, a escolha de um amplificador de 2 estágios com *buffer* atende essas características, as dimensões calculadas foram alcançadas ao priorizar uma baixa tensão de alimentação, alto slew rate e principalmente uma baixa resistência de saída.

Diante dos parâmetros objetivados, entende-se que os amplificadores operacionais projetados não são restringidos a serem utilizados em conjunto com a plataforma de medição alternativa, como as características deste dispositivo são principalmente abaixa resistência de saída e a baixa potência dissipada, alguns exemplos de aplicações são circuitos de áudio e som, dispositivos RF e equipamentos médicos.

Na avaliação dos aspectos analisados, visualizou – se que a utilização de amplificadores operacionais em circuito de medição pode oferecer um recurso alternativo em relação aos atuais sistemas. Portanto, a utilização de amplificadores operacionais para medição de sinais melhora diretamente a análise de dispositivos ruidosos, como também contribui indiretamente para melhoria da rede elétrica.

REFERÊNCIAS

AGARWAL, Tarun. **Understanding About CMOS Fabrication Technology**. Disponível em: <<https://www.edgefx.in/understanding-cmos-fabrication-technology/>>. Acesso em: 12 dez. 2018.

ARAUJO, H. X. et al. **A low cost EMC precompliance board for electronic devices and smart grids networks**. Electrical Review, n. 3, 2017 AUSTRIAMICROSYSTEMS. 0.35 μm CMOS C35 Process Parameters. Company Confidential. Unterpremstatten. 2004.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS (ABNT). **Compatibilidade Eletromagnética**. Disponível em: <<http://www.abnt.org.br/noticias/3083-compatibilidade-eletromagnetica-emc>>. Acesso em: 11 abr. 2019.

BALANIS, Constantine A. **Antenna theory: analysis and design**. John wiley & sons, 2016.

BRYANT, James. Ask the Applications Engineer-3. **Ask The Applications Engineer**, p. 1, 1997.

CAPOVILLA, C. E. **Circuitos Integrados de Rádio - Recepção para a Operação de Multiplexação Espacial de Antenas em Tempo Real**. Tese (Doutorado em Engenharia Elétrica) - UNICAMP. Campinas. 2008.

CHRISTIAN. **LISN (Line Impedance Stabilization Network) or AN (Artificial Network)**. 2015. Disponível em: <<http://www.exautomotive.net/EMCFLEXBLOG/post/2015/09/14/lisn-line-impedance-stabilization-network-or-an-artificial-network>>. Acesso em: 20 de mar. de 2019.

CISPR16-1, I. E. C. et al. **Specification for radio disturbance and immunity measuring apparatus and methods - part 1: Radio disturbance and immunity measuring apparatus**. 1999.

CISPR22, I. E. C. et al. **Information technology equipment-radio disturbance characteristics-limits and methods of measurement**. 1997.

COATES, Eric. **How Transistors Are Made**. Disponível em: <http://www.learnabout-electronics.org/Semiconductors/bjt_02.php>. Acesso em: 19 fev. 2019.

COATES, Eric. **Learnabout Electronics: Welcome to Learnabout Electronics**. Disponível em: <<http://www.learnabout-electronics.org/>>. Acesso em: 2 jan. 2019.

COMMISSION, Federal Communications (Org.). **The FCC's Mission**. Disponível em: <<https://www.fcc.gov/about/overview>>. Acesso em: 11 abr. 2019.

European Commission (Org.). **About the European Commission**. Disponível em: <<https://ec.europa.eu/>>. Acesso em: 11 abr. 2019.

INTERNATIONAL ELECTROTECHNICAL COMMISSION. **About the IEC**. Disponível em: <<https://www.iec.ch/about/?ref=menu>>. Acesso em: 11 abr. 2019.

INTERNATIONAL ELECTROTECHNICAL COMMISSION. **CISPR: International Special Committee on Radio Interference**. Disponível em: <https://www.iec.ch/emc/iec_emc/iec_emc_players_cispr.htm>. Acesso em: 11 abr. 2019.

ILSOLE24. Disponível em: <<https://www.ilsole24ore.com> >. Acesso em: 20 fev. 2019.

INFORMATIONSTECHNIK, Verband Der Elektrotechnik Elektronik. **VDE STANDARDS**. Disponível em: <<https://www.vde-verlag.de/standards.html>>. Acesso em: 11 abr. 2019.

HEDAYATI, M.; JOHN, V. **Design of a 3-phase line impedance stabilization network for conducted emission test**. In: Sixth National Power Electronics Conf. 2013. [S.l.:s.n.], 2013.

JUNG, Walt. **Op Amp applications handbook**. Newnes, 2005.

JÚNIOR, Murilo Alencar Alves. **Projeto de um amplificador CMOS de baixo ruído e baixo consumo de potência para aplicações de monitoramento da atividade neural**. 2015.

KARKI, Jim; SIGNAL, Mixed. **Understanding operational amplifier specifications. Mixed Signal and Analog Operational Amplifiers. Digital Signal Processing Solutions, no. White Paper: SLOA011**, 1998.

KAY, Art; KUEHL, Thomas; GREEN, Tim. **Op Amp Technology Overview: Precision Analog – Op Amps. Digital Signal Processing Solutions**, Dallas, p.1-18, jan. 20??.

KESTER, Walt; BRYANT, James; JUNG, Walt. **Amplifiers for signal conditioning**. 1999.

KOSTOV, K. S. et al. **The input impedance of common-mode and differential-mode noise separators**. IEEE transactions on industry applications, IEEE, v. 51, n. 3, p. 2352-2360, 2015.

LAUBE, Philipp. **Semiconductor Technology from A to Z: Fundamentals: Field-effect transistors**. Disponível em: <<https://www.halbleiter.org/en/fundamentals/construction-of-a-field-effect-transistor/>>. Acesso em: 25 jan. 2019.

LEE, T. H. **The Design of CMOS Radio-Frequency Integrated Circuits**. 2ª. ed. Cambridge University Press, 2004.

MONTROSE, M. I. **EMC and the printed circuit board: design, theory, and layout made simple**. John Wiley & Sons, 2004. v. 6.

MONTROSE, M. I.; NAKAUCHI, E. M. **Testing for EMC compliance: approaches and techniques**. John Wiley & Sons, 2004.

OTT, H. W. **Electromagnetic compatibility engineering**. John Wiley & Sons, 2011.

PAL, Ajit. **Low-Power VLSI circuits and systems**. Springer, 2014.

PARKER, Sybil P. **McGraw-Hill dictionary of science and engineering**. 1984.

POLJAK, D. **Advanced modeling in computational electromagnetic compatibility**. Wiley-Interscience New Jersey (NJ), 2007.

SCHWARZBECK. **LISN Line Impedance Stabilisation Networks**. Disponível em: <<http://www.schwarzbeck.de/en/lisn-line-impedance-stabilisation-networks.html>>. Acesso em: 11 abr. 2019.

SIMON, Herbert A. **The Sciences of the Artificial**, MITV Press 1969.

REIS, F. et al. **Building a low cost artificial network for emi test**. V Induscon, Paper Code: 154, 2002.

RESSLER, Andrew Lewis. **A circuit grammar for operational amplifier design**. 1984. Doctoral Thesis. Massachusetts Institute of Technology.

RUSA, Henrique Alberto. **Projeto de um amplificador de baixo ruído (Low-Noise Amplifier) para sinais neurais**. 2016.

SEDRA, A.; SMITH, K. **Eletrônica**, quarta edição. [S.l.]: Markron Books do Brasil Editora Ltda, 1998.

TERUEL, E.; FILHO, A. N. Principais tecnologia de automação residencial comercializadas no brasil e suas características. **Anais do II Workshop de Pós-Graduação e pesquisa do CEETEPS**, p. 2-4, 2007.

TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. **Sistemas digitais: princípios e aplicações**. [S.l.]: Prentice Hall, 2003. v. 8.

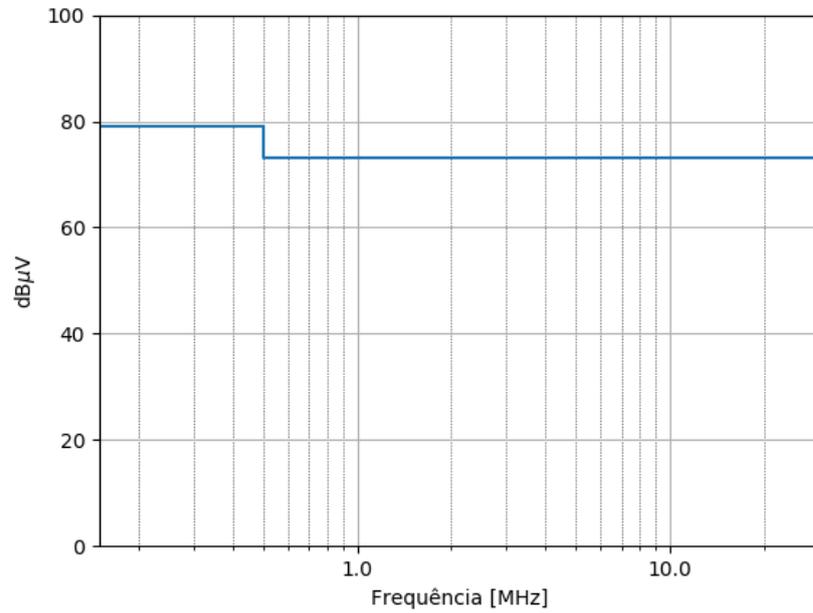
TRINTINALIA, Luiz Cezar. **Medida de parâmetros de espalhamento**. São Paulo: Laboratório de Antenas e Microondas, 2014.

WENTWORTH, Stuart M. **Fundamentals of electromagnetics with engineering applications**. Hoboken, NJ: John Wiley, 2005.

APÊNDICE A – PARÂMETROS DE REFERÊNCIA

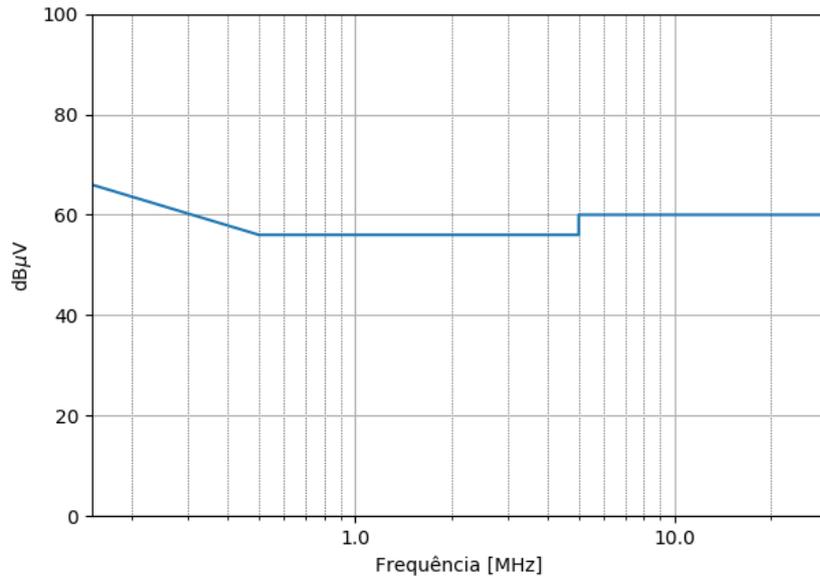
CISPR 22

Figura 48 - CISPR22: Classe A emissão conduzida.



Fonte: Elaborado pelo Autor, (2019)

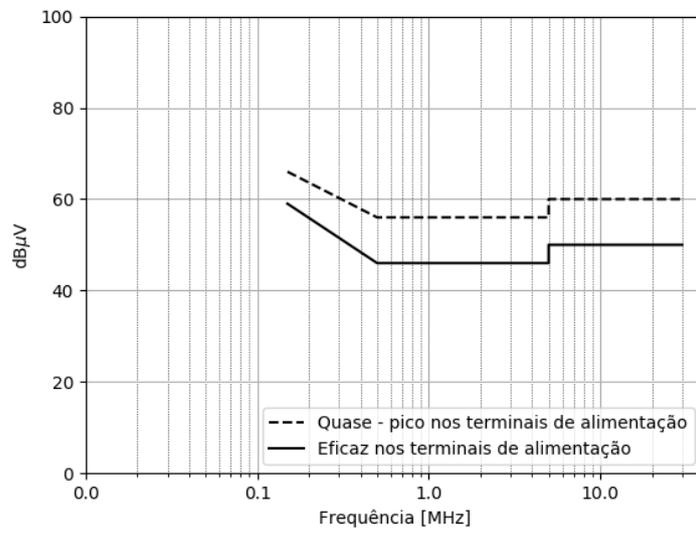
Figura 49 - CISPR22: Classe B Emissão Conduzida.



Fonte: Elaborado pelo Autor, (2019)

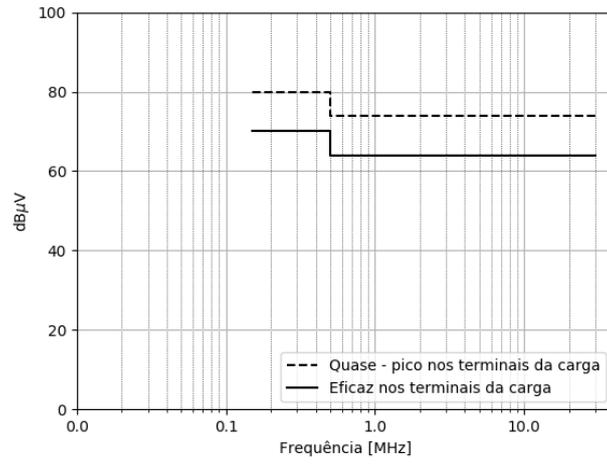
CISPR14

Figura 50 - CISPR14: Nos terminais de alimentação.



Fonte: Elaborado pelo Autor, (2019)

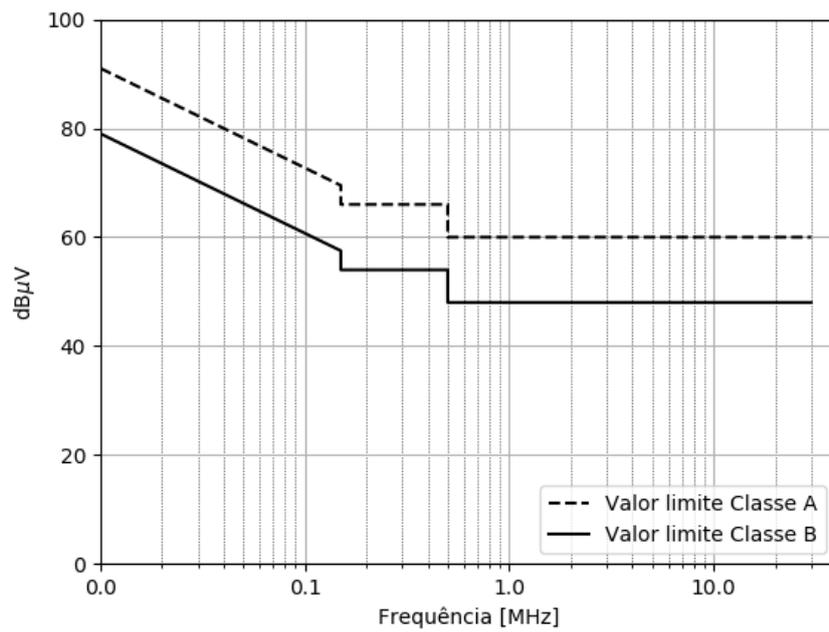
Figura 51 - CISPR14: nos terminais da carga.



Fonte: Elaborado pelo Autor, (2019)

VDE

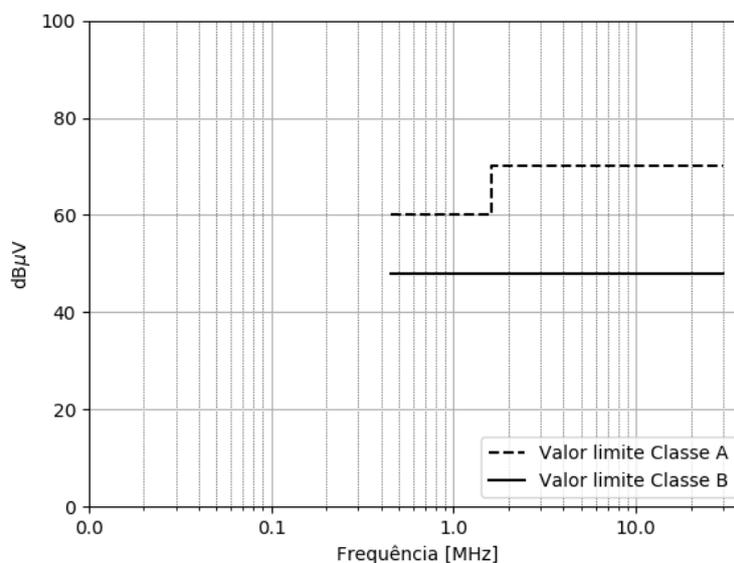
Figura 52 - VDE: Interferências Conduzidas.



Fonte: Elaborado pelo Autor, (2019)

FCC

Figura 53 - FCC: Interferências Conduzidas.



Fonte: Elaborado pelo Autor, (2019)

APÊNDICE B – PARÂMETROS UTILIZADOS

Tabela 10 - Parâmetros para modelagem típica para CMOS, utilizando a tecnologia 0.8 μm *silicon-gate bulk CMOS*

		Valores de parâmetros típicos		
Símbolo	Descrição do Parâmetro	Canal N	Canal P	Unidade
V_{TO}	Limite de Tensão (V_{bs})	$0,7 \pm 0,15$	$-0,7 \pm 0,15$	V
K^1	Transcondutância em saturação	$110 \pm 10\%$	$50 \pm 10\%$	$\mu\text{A}/\text{V}^2$
Γ	Limite de <i>bulk</i>	0,4	0,57	$\text{V}^{1/2}$
λ	Largura da modulação do canal	0,04 ($L = 1\mu\text{m}$) 0,01 ($L = 2\mu\text{m}$)	0,05 ($L = 1\mu\text{m}$) 0,01 ($L = 2\mu\text{m}$)	V^{-1}
$2 \phi_f $	Potência da superfície em uma forte inversão	0,7	0,8	V

Fonte: Lee, (2014).

Tabela 11 - Dados da AustriaMicroSystem

Símbolo	Descrição do Parâmetro	Tensão	Valores de parâmetros típicos		Unidade
			Canal N	Canal P	
K _i	Transcondutância em saturação	3,3V	170	58	μA/V ²
K _i	Transcondutância em saturação	5V	100	31	μA/V ²

Fonte: AustriaMicroSystem, (2004)

APÊNDICE C – ALGORITMO

```
#Dados do Algoritmo
#Autor: Marcos da Silva Costa
#Instituição: Fundação Universidade Federal do Tocantins
#Curso: Engenharia Elétrica
#Finalidade: Trabalho de Conclusão de Curso
#Proposito: Otimização de dimensionamento
#-----Bibliotecas-----
import math
import numpy as np
#-----Entrada de Parâmetros-----

#-----Parâmetros Variáveis
#GB = 140E6          #Ganho de largura de banda mínimo
GB_min = int(150E6)    #Ganho de largura de banda mínimo
GB_Max = int(300E6)    #Ganho de largura de banda Máximo
passo_1 = 1000000
#SR = 2000*10**6     #Slew Rate
SR_min = int(1000*10**6)
SR_Max = int(2000*10**6)
passo_2 = 10000000
#C_L = 1*10**(-12)   #Capacitância de Carga
```

```

C_L_min = 0.1E-12
C_L_Max = 1.1E-12
passo_3 = 0.1E-12

#-----Parâmetros Fixos-----
A_v = 5000          #Ganho do amplificador
V = float(input("Entre com o valor da Tensão de alimentação simétrica: "))
VDD = V            #Alimentação Positiva
VSS = -V          #Alimentação Negativa
S_max = 10/0.35
S_min = 0.45/0.35
B_f = 100          #Ganho TJB
Vout_P = 2.0       #Tensão de Saída Máxima Positiva
Vout_N = -2.0      #Tensão de Saída Máxima Negativa
ICMR_P = 2         #Sinal de Modo Comum de entrada Positiva
ICMR_N = -1        #Sinal de Modo Comum de entrada Negativa
P_diss = 3*10*(-3) #Potencia de Dissipação Máxima
R_out = 50.0       #Resistencia de saída mínima
RL = 5000.0        #Resistencia de carga
if VDD == 3.3:
    Kp = 58*10**(-6) #Parâmetro de Transcondutância em Saturação -
    PMOS - 3.3V
    Kc = 170*10**(-6) #Parâmetro de Transcondutância em Saturação -
    CMOS - 3.3V
if VDD == 5:
    Kp = 31*10**(-6) #Parâmetro de Transcondutância em Saturação -
    PMOS - 5V
    Kc = 100*10**(-6) #Parâmetro de Transcondutância em Saturação -
    CMOS - 5V

X = 0
Y = 0
Z = 0
H = 0
S6_velho = 200
S3_velho = 1

print("-----Cálculos Estágio 1-----")
for GB in np.arange(GB_min, GB_Max, passo_1):
    X = X+1
    Y = 0
    for SR in np.arange(SR_min, SR_Max, passo_2):
        Y = Y+1
        Z = 0
        for C_L in np.arange(C_L_min, C_L_Max, passo_3):
            Z = Z + 1
            #print(GB,SR,C_L)
            #Passo 1
            Cc = 0.22 * C_L

```

```

#Passo 2
I_5 = Cc * SR
#Passo 3
S3 = I_5/((Kp)*(VDD-ICMR_P-0.85+0.55)**2)
#Passo 5
gm1 = GB*2*math.pi*Cc
S1 = gm1**2/(2*Kc*S3*10**(-6))
#Passo 6
V_ds5 = ICMR_N - VSS - (I_5/(3*Kc))**(1/2) - 0.85
S5 = 2*(I_5)/(Kc*V_ds5**2)
#Passo 7
gm6 = 10*gm1
gm4 = S3*10*10**(-6)
S6 = S3*(gm6/gm4)
#Passo 8
I_6 = gm6**2/(2*Kp*S6)
P_diss = 5*(I_5+I_6)
#Passo 9, Ultimo
S7 = S5*(I_6/I_5)
Vout_min = (2*I_6/(V_ds5*10*110*10**(-6)))*(1/2)
Av=2*gm1*gm6/(I_5*(0.04+0.05)*I_6*(0.04+0.05))
S2 = S1
S4 =S3
if S6 < S6_velho and S3 > S3_velho:
    print("Melhor S6", GB/1E6, SR/1E6, C_L/1E-12, S6*0.35,
S3*0.35, P_diss)
    S6_velho = S6
    S3_velho = S3
    XP = GB
    YP = SR
    ZP = C_L
    P_diss_min = P_diss
    H = H+1
print("-----Relatório de Simulações-----")
print("X: ", X) #0 número total de interações é N_total = X*Y*Z
print("Y: ", Y)
print("Z: ", Z)
print("H: ", H) #Possibilidade existentes dentro das especificações
GB = XP
SR = YP
C_L =ZP
print("GB: ", GB, ", SR: ", SR, ", CL: ", C_L, " com Potência Dissipada
Mínima de: ", P_diss_min*1000,"mW")
Z = Z+1
#Passo 1
Cc = 0.22 * C_L
#Passo 2

```

```

_5 = Cc * SR
#Passo 3

S3 = I_5/((Kp)*(VDD-ICMR_P-0.85+0.55)**2)
#Passo 5

gm1 = GB*2*math.pi*Cc
S1 = gm1**2/(2*Kc*S3*10**(-6))
#Passo 6

V_ds5 = ICMR_N - VSS - (I_5/(3*Kc))**(1/2) - 0.85
S5 = 2*(I_5)/(Kc*V_ds5**2)
#Passo 7

gm6 = 10*gm1
gm4 = S3*10*10**(-6)
S6 = S3*(gm6/gm4)
#Passo 8

I_6 = gm6**2/(2*Kp*S6)
P_diss = 5*(I_5+I_6)

#Passo 9, Ultimo

S7 = S5*(I_6/I_5)
S2 = S1
S4 = S3
#-----Resultado-----
print("-----Relações W/L:")
print("S1: ",S1, "W: ", S1*0.35)
print("S2: ",S1, "W: ", S2*0.35)
print("S3: ",S3, "W: ", S3*0.35)
print("S4: ",S3, "W: ", S4*0.35)
print("S5: ",S5, "W: ", S5*0.35)
print("S6: ",S6, "W: ", S6*0.35)
print("S7: ",S7, "W: ", S7*0.35)

print("-----Cálculos Estágio 2- Buffer-----")

#Definições do TBJ

I_11 = SR*C_L

#Se W13 > W6, W13 = 1+W6

S13 = 1+S6
S11 = S13*(I_5/I_11)
gm10 = I_11/0.0258
I_8 = 0.1*I_11

```

```

S12 = S13
S8 = S12*(I_8/I_5)
I_9 = 2.2*I_8
gm9 = 1/ ((R_out - 1/gm10)*(1+B_f))
S9 = gm9**2/(2*Kp*I_9)
#Verifica se S9 é grande o suficiente para contribuir para que a resistência
de saída seja pequena o suficiente
if S9 > 1 :
    S9 = 10
else:
    S9 = 10*S9
gm9 = (2*Kp*I_9*S9)**(1/2)
gmbs9 = gm9*0.4/(2*(2.7)**(1/2))
#-----Resultado Circuito Buffer -----
print("-----Relações W/L:")
print("S8: ",S8,"W: ", S8*0.35)
print("S9: ",S9,"W: ", S9*0.35)
print("S11: ",S11,"W: ", S11*0.35)
print("S12: ",S12,"W: ", S12*0.35)
print("S13: ",S13,"W: ", S13*0.35)

```

Resultados das Simulações no Algoritmo

Figura 54 - Resultado do Algoritmo para 3,3V

```

-----Relatório de Simulações-----
X: 150
Y: 100
Z: 10
H: 2
GB: 150000000 , SR: 1420000000 , CL: 3.00000000000000003e-1
3 com Potência Dissipada Mínima de: 0.7367186833667152 mW
-----Relações W/L:
S1: 1.5076601130342766 W: 0.5276810395619967
S2: 1.5076601130342766 W: 0.5276810395619967
S3: 7.548275862068968 W: 2.6418965517241384
S4: 7.548275862068968 W: 2.6418965517241384
S5: 18.795311867905767 W: 6.578359153767018
S6: 62.2035345410779 W: 21.771237089377262
S7: 2.302135345586884 W: 0.8057473709554093
-----Cálculos Estágio 2-----
-----Relações W/L:
S8: 6.150001305276197 W: 2.152500456846669
S9: 10 W: 3.5
S11: 64.95424277484484 W: 22.733984971195692
S12: 63.2035345410779 W: 22.121237089377264
S13: 63.2035345410779 W: 22.121237089377264

```

Fonte: Dados do Autor, (2019)

Figura 55 - Resultado do Algoritmo para 5V

```

-----Relatório de Simulações-----
X: 150
Y: 100
Z: 10
H: 9
GB: 150000000 , SR: 1900000000 , CL: 6e-13 com Potência D
dissipada Mínima de: 2.2572828151786757 mW
-----Relações W/L:
S1: 39.94602656592053 W: 13.981109298072186
S2: 39.94602656592053 W: 13.981109298072186
S3: 1.9372538607903 W: 0.678038851276605
S4: 1.9372538607903 W: 0.678038851276605
S5: 2.3217750350369815 W: 0.8126212622629435
S6: 124.40706908215581 W: 43.54247417875453
S7: 1.0641375026786073 W: 0.37244812593751253
-----Cálculos Estágio 2-----
-----Relações W/L:
S8: 32.65510707027356 W: 11.429287474595744
S9: 10 W: 3.5
S11: 48.16071477558581 W: 16.85625017145503
S12: 125.40706908215581 W: 43.89247417875453
S13: 125.40706908215581 W: 43.89247417875453

```

Fonte: Dados do Autor, (2019)